



PCT

特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類6 G02F 1/136, 1/1343, H01L 29/786, B05C 5/00, G02F 1/1333, C01G 19/00</p>	<p>A1</p>	<p>(11) 国際公開番号 WO97/43689</p> <p>(43) 国際公開日 1997年11月20日(20.11.97)</p>									
<p>(21) 国際出願番号 PCT/JP97/01618</p> <p>(22) 国際出願日 1997年5月14日(14.05.97)</p> <p>(30) 優先権データ</p> <table border="0"> <tr> <td>特願平8/120653</td> <td>1996年5月15日(15.05.96)</td> <td>JP</td> </tr> <tr> <td>特願平8/248071</td> <td>1996年9月19日(19.09.96)</td> <td>JP</td> </tr> <tr> <td>特願平8/303387</td> <td>1996年11月14日(14.11.96)</td> <td>JP</td> </tr> </table> <p>(71) 出願人 (米国を除くすべての指定国について) セイコーエプソン株式会社 (SEIKO EPSON CORPORATION)[JP/JP] 〒163-08 東京都新宿区西新宿2丁目4番1号 Tokyo, (JP)</p> <p>(72) 発明者; および</p> <p>(75) 発明者/出願人 (米国についてのみ) 湯田坂一夫(YUDASAKA, Ichio)[JP/JP] 下田達也(SHIIMODA, Tatsuya)[JP/JP] 神戸貞男(KANBE, Sadao)[JP/JP] 宮沢和加雄(MIYAZAWA, Wakao)[JP/JP] 〒392 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内 Nagano, (JP)</p>		特願平8/120653	1996年5月15日(15.05.96)	JP	特願平8/248071	1996年9月19日(19.09.96)	JP	特願平8/303387	1996年11月14日(14.11.96)	JP	<p>(74) 代理人 弁理士 井上 一, 外(INOUE, Hajime et al.) 〒167 東京都杉並区荻窪五丁目26番13号 荻窪TMビル2階 Tokyo, (JP)</p> <p>(81) 指定国 CN, JP, KR, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>添付公開書類 国際調査報告書</p>
特願平8/120653	1996年5月15日(15.05.96)	JP									
特願平8/248071	1996年9月19日(19.09.96)	JP									
特願平8/303387	1996年11月14日(14.11.96)	JP									
<p>(54)Title: THIN FILM DEVICE HAVING COATING FILM, LIQUID CRYSTAL PANEL, ELECTRONIC APPARATUS AND METHOD OF MANUFACTURING THE THIN FILM DEVICE</p> <p>(54)発明の名称 塗布膜を有する薄膜デバイス、液晶パネル及び電子機器並びに薄膜デバイスの製造方法</p> <p>(57) Abstract</p> <p>Liquid is applied and subjected to a heat treatment to form one thin film among an insulating thin film, a silicon thin film and a conductive thin film constituting a TFT. A substrate is spin-coated with the liquid which contains a thin film component and is supplied from the coating liquid storing part (105) of a spin-coater (102). The substrate to which the coating liquid is applied is subjected to a heat treatment by a heat treatment unit (103) to form a coating film on the substrate. If, further, the coating film is subjected to laser annealing, etc., one of the film qualities, crystallinity, denseness and adhesion is improved. If the coating liquid or resist is applied by an ink-jet method, the utilization efficiency of coating liquid can be improved and, further, a patterned coating film can be formed. A thin film device which is low in cost and has a high throughput can be obtained. By manufacturing TFTs with a manufacturing apparatus having the high utilization efficiency of the coating liquid, the initial investment and the cost of a liquid crystal display are significantly reduced.</p> <div data-bbox="857 1255 1495 1885"> <pre> graph TD     105[105 塗布液保管部] --- 102[102 スピニングコート]     106[106 制御部] --- 102     107[107 温度制御部] --- 103[103 熱処理部]     108[108 排気装置] --- 104[104 アンローダ]     101[101 ローダ] --- 102     102 --- 103     103 --- 104     </pre> <p>101 ... loader 102 ... spin-coater 103 ... heat treatment unit 104 ... unloader 105 ... coating liquid storing part 106 ... control unit 107 ... temperature control unit 108 ... evacuation system</p> </div>											

[19]中华人民共和国专利局

[51]Int.Cl<sup>6</sup>



# [12] 发明专利申请公开说明书

G02F 1/136  
G02F 1/1343 H01L 29/786  
B05C 5/00 G02F 1/1333  
C01G 19/00

[21] 申请号 97190551.7

[43]公开日 1998 年 9 月 30 日

[11] 公开号 CN 1194697A

[22]申请日 97.5.14

[30]优先权

[32]96.5.15 [33]JP[31]120653/96

[32]96.9.19 [33]JP[31]248071/96

[32]96.11.14[33]JP[31]303387/96

[86]国际申请 PCT/JP97/01618 97.5.14

[87]国际公布 WO97/43689 日 97.11.20

[85]进入国家阶段日期 98.1.15

[71]申请人 精工爱普生株式会社

地址 日本东京都

[72]发明人 汤田坂一夫 下田达也 神户贞男  
宫沢和加雄

[74]专利代理机构 中国专利代理(香港)有限公司

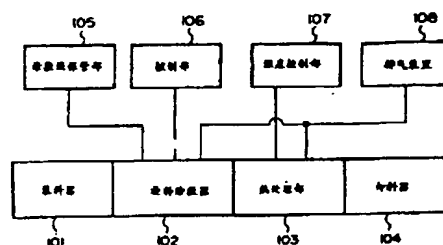
代理人 程天正 叶恺东

权利要求书 7 页 说明书 40 页 附图页数 39 页

[54]发明名称 具有涂敷膜的薄膜器件、液晶屏、电子装置以及薄膜器件的制造方法

[57]摘要

借助于涂敷液体后进行热处理,形成构成 TFT 的绝缘膜、硅膜及导电膜中的任一种薄膜。利用旋转涂敷器(102),把从涂敷液保管部(105)供给的、包含薄膜成分的液体旋转涂敷到基板上。在热处理部(103)中,对涂敷了涂敷液的基板进行热处理,在基板上形成涂敷膜。进而,进行激光退火等,提高结晶性、致密性、或粘附性中的任一种膜质。借助于以油墨喷射方式涂敷这种涂敷液及保护液,可提高药液的使用效率,并且,可以形成图形化了的涂敷膜。本发明的薄膜器件借助于利用廉价、产量高、涂敷液使用效率高的制造装置来制造 TFT,大幅度削减初期投资及液晶显示装置的成本。



## 权 利 要 求 书

1.一种薄膜器件，具有由包含至少一层绝缘层及至少一层导电层的多层薄膜构成的薄膜层叠结构，其特征在于：利用涂敷了包含该薄膜构成成分的液体以后再进行热处理所获得的涂敷膜（除了以硅氧烷键作为基本结构的旋涂玻璃膜外）来形成所述薄膜层叠结构中的至少一层所述薄膜。

2.根据权利要求1中所述的薄膜器件，其特征在于：所述薄膜层叠结构包含半导体层。

3.根据权利要求2中所述的薄膜器件，其特征在于：所述薄膜层叠结构包含具有硅半导体层、栅绝缘层、栅极的薄膜晶体管，该硅半导体层具有源区、漏区以及在其间的沟道区。

4.根据权利要求3中所述的薄膜器件，其特征在于：在所述薄膜晶体管的下层还具有底层绝缘层。

5.根据权利要求3或4中所述的薄膜器件，其特征在于：  
还包括：

连接到所述源区上的源极；

连接到所述漏区上的漏极；

使所述栅极、源极及漏极绝缘的一层以上的层间绝缘层。

6.根据权利要求3-5中任一权项所述的薄膜器件，其特征在于：  
在所述薄膜晶体管的上层还具有保护用绝缘层。

7.根据权利要求3-6中任一权项所述的薄膜器件，其特征在于：  
利用所述涂敷膜形成在所述薄膜层叠结构中包含的全部所述绝缘层。

8.根据权利要求4-6中任一权项所述的薄膜器件，其特征在于：  
利用所述涂敷膜形成所述栅绝缘层以外的全部所述绝缘层。

9.根据权利要求1-6中任一权项所述的薄膜器件，其特征在于：  
利用所述涂敷膜形成在所述薄膜层叠结构中包含的二层以上的所述薄膜。

10.根据权利要求1-9中任一权项所述的薄膜器件装置，其特征在于：  
利用涂敷包含具有Si-N键的聚合物的液体、并且在氧气氛中完成第一热处理所获得的SiO<sub>2</sub>涂敷膜形成所述至少一层的绝缘层。

11.根据权利要求10所述的薄膜器件，其特征在于：在所述第一热

处理后，在高于该第一热处理的高温下对所述至少一层的绝缘膜完成第二热处理，使其界面比所述第一热处理后更洁净。

12.根据权利要求 2 - 9 中任一权项所述的薄膜器件，其特征在于：  
5 所述半导体层涂敷了包含硅粒子的液体，并且使完成了第一热处理的硅涂敷膜中含有杂质。

13.根据权利要求 12 中所述的薄膜器件，其特征在于：所述半导体层在所述第一热处理后，在高于该第一热处理的高温下完成第二热处理，使其结晶性比所述第一热处理后更加提高。

14.根据权利要求 1 - 9 中任一权项所述的薄膜器件，其特征在于：  
10 利用涂敷包含导电性粒子的液体且完成了第一热处理的导电性涂敷膜形成所述至少一层的导电层。

15.根据权利要求 14 中所述的薄膜器件，其特征在于：所述至少一层的导电层在所述第一热处理后，在高于该第一热处理的高温下完成第二热处理，使其电阻比所述第一热处理后更低。

16.根据权利要求 14 中所述的薄膜器件，其特征在于：所述导电性涂敷膜为涂敷 ITO 膜。

17.根据权利要求 16 中所述的薄膜器件，其特征在于：在所述涂敷 ITO 膜表面上完成了金属电镀。

18.根据权利要求 13 - 17 中任一权项所述的薄膜器件，其特征在于：  
20 于：所述至少一层的导电层还具有借助于溅射在其接触面上形成的导电性溅射膜。

19.根据权利要求 1 中所述的薄膜器件，其特征在于：所述薄膜层叠结构包括象素开关元件及象素电极，把该象素开关元件配置到在多条数据线与多条扫描线的各交点附近形成的每一个象素上，把该象素电极连接到该象素开关元件上。  
25

20.根据权利要求 19 中所述的薄膜器件，其特征在于：所述象素开关元件为薄膜晶体管。

21.根据权利要求 20 中所述的薄膜器件，其特征在于：所述薄膜晶体管包含：

30 电连接到所述数据线上的源区，  
电连接到所述扫描线上的栅极，  
电连接到所述象素电极上的漏极；

利用导电性涂敷膜形成所述像素电极。

22.根据权利要求 21 中所述的薄膜器件，其特征在于：所述导电性涂敷膜为涂敷 ITO 膜。

23.根据权利要求 21 或 22 中所述的薄膜器件，其特征在于：所述薄膜晶体管具有在所述栅极表面那一边上形成的层间绝缘膜；所述数据线及所述像素电极分别通过在所述层间绝缘膜上形成的接触孔电连接到所述源区及所述漏区上。

24.根据权利要求 23 中所述的薄膜器件，其特征在于：

所述层间绝缘膜具有位于下层那一边上的下层侧层间绝缘膜及在该下层侧层间绝缘膜的表面上形成的、上层那一边的层间绝缘膜；

所述数据线通过在所述下层侧层间绝缘膜上形成的第一接触孔电连接到所述源区上；

所述像素电极通过在所述下层侧层间绝缘膜及所述上层侧层间绝缘膜上形成的第二接触孔电连接到所述漏区上。

25.根据权利要求 23 或 24 中所述的薄膜器件，其特征在于：把利用所述导电性涂敷膜形成的像素电极通过导电性溅射膜与所述漏极电连接起来。

26.根据权利要求 25 中所述的薄膜器件，其特征在于：所述导电性溅射膜为溅射 ITO 膜。

27.根据权利要求 25 或 26 中所述的薄膜器件，其特征在于：所述导电性涂敷膜与所述导电性溅射膜为同一图样。

28.根据权利要求 25 或 26 中所述的薄膜器件，其特征在于：所述导电性涂敷膜的外边部位于比所述导电性溅射膜的外边部更靠外侧的位置上。

29.根据权利要求 25 - 28 中任一权项所述的薄膜器件，其特征在于：所述导电性溅射膜与所述数据线位于同一层内，并且，利用同一金属材料形成。

30.根据权利要求 25 - 28 中任一权项所述的薄膜器件，其特征在于：所述导电性溅射膜位于所述数据线的上层上。

31.根据权利要求 23 中所述的薄膜器件，其特征在于：

所述层间绝缘膜包括位于下层那一边的下层侧层间绝缘膜以及在该下层侧层间绝缘膜的表面层叠的上层侧层间绝缘膜，在所述上层侧层

间绝缘膜的表面，设置与所述数据线在同一层内形成的导电性溅射膜；

所述数据线通过在所述下层侧层间绝缘膜上形成的第一接触孔电连接到所述源区上；

5 所述导电性溅射膜通过在所述上层侧层间绝缘膜及所述下层侧层间绝缘膜上形成的第二接触孔电连接到所述漏区上；

使所述导电性涂敷膜层叠到所述导电性溅射膜的表面上。

32.根据权利要求 23 中所述的薄膜器件，其特征在于：

10 所述层间绝缘膜包括位于下层那一边的下层侧层间绝缘膜以及在该下层侧层间绝缘膜的表面层叠的上层侧层间绝缘膜，在所述下层侧层间绝缘膜的表面，设置与所述数据线在同一层内形成的所述导电性溅射膜；

所述数据线通过在所述下层侧层间绝缘膜上形成的第一接触孔电连接到所述源区上；

15 所述导电性溅射膜通过在所述下层侧层间绝缘膜上形成的第二接触孔电连接到所述漏区上；

所述导电性涂敷膜层叠到所述上层侧层间绝缘膜的表面上，通过在所述上层侧层间绝缘膜上形成的第三接触孔电连接到所述导电性溅射膜上。

33.一种液晶屏，其特征在于：

20 包括

形成了权利要求 19 - 32 中任一权项所述的薄膜器件的有源矩阵基板；

与所述有源矩阵基板相向配置的对置基板；

在所述有源矩阵基板与所述对置基板之间封入的液晶层。

25 34.一种电子装置，其特征在于，包括权利要求 34 中所述的液晶屏。

35.一种薄膜器件的制造方法，所述薄膜器件在基板上具有由包含至少一层导电层及至少一层绝缘层的多层薄膜构成的薄膜层叠结构，其特征在于，包括下述工序：

30 薄膜形成工序，用来形成所述薄膜层叠结构中的至少一层所述薄膜；

涂敷工序，用来把包含该薄膜构成成分的涂敷液涂敷到所述基板上；

涂敷膜形成工序，用来对所述基板上的涂敷面进行热处理，形成涂敷膜（除了以硅氧烷键作为基本结构的旋涂玻璃膜以外）。

36.根据权利要求 35 中所述的薄膜器件装置的制造方法，其特征在于：

5 所述至少一层的绝缘层形成工序包括：

第一工序，用来把包含具有 Si-N 键的聚合物的涂敷液涂敷到所述基板上，

第二工序，用来在氧气氛中对该涂敷面进行第一热处理，形成 SiO<sub>2</sub> 的绝缘性涂敷膜；

10 利用所述绝缘性涂敷膜形成所述至少一层的绝缘层。

37.根据权利要求 36 中所述的薄膜器件，其特征在于：还包括第三工序，用来在所述第二工序后、在高于所述第一热处理的高温下，对所述基板进行第二热处理，使所述至少一层的绝缘层界面比所述第一热处理后更洁净。

15 38.根据权利要求 37 所述的薄膜器件制造方法，其特征在于：所述第二热处理利用激光退火或灯退火进行。

39.根据权利要求 35 中所述的薄膜器件制造方法，其特征在于：

所述薄膜层叠结构还具有硅半导体层；

所述硅半导体层的形成工序包括：

20 第一工序，用来把包含硅粒子的涂敷液涂敷到所述基板上；

第二工序，用来对该涂敷面进行第一热处理，形成硅涂敷膜；

第三工序，用来使所述硅涂敷膜中含有杂质，形成所述硅半导体层。

25 40.根据权利要求 39 中所述的薄膜器件制造方法，其特征在于：还包括第四工序，用来在所述第二工序后、在高于所述第一热处理的高温下进行第二热处理，使所述硅涂敷膜的结晶性比所述第一热处理后更加提高。

41.根据权利要求 40 中所述的薄膜器件制造方法，其特征在于：所述第二热处理利用激光退火或灯退火进行。

30 42.根据权利要求 39 - 41 中任一权项所述的薄膜器件制造方法，其特征在于：

所述第三工序包括：

在所述硅涂敷膜上涂敷形成含有杂质的层的工序；  
把所述含有杂质的层加热、使所述杂质扩散到所述硅涂敷膜中的工序。

5 43.根据权利要求 35 中所述的薄膜器件制造方法，其特征在于：  
所述至少一层的导电层的形成工序包括：

第一工序，用来把包含导电性粒子的涂敷液涂敷到所述基板上，  
第二工序，用来对该涂敷面进行第一热处理，形成导电性涂敷膜；  
利用所述导电性涂敷膜形成所述至少一层的导电层。

10 44.根据权利要求 43 中所述的薄膜器件制造方法，其特征在于：还包括第三工序，用来在所述第二工序后、在高于所述第一热处理的高温下进行第二热处理，使所述导电性涂敷膜的电阻比所述第一热处理后更低。

45.根据权利要求 44 中所述的薄膜器件的制造方法，其特征在于：  
所述第二热处理利用激光退火或灯退火进行。

15 46.根据权利要求 35 中所述的薄膜器件制造方法，其特征在于：  
所述至少一层的导电层的形成工序包括：

第一热处理工序，用来在氧气氛或非还原性气氛中对所述涂敷面进行热处理；

20 第二热处理工序，用来在氢气氛或还原性气氛中对所述涂敷面进行热处理；

利用透明导电性涂敷膜，形成所述至少一层的导电层。

47.根据权利要求 46 中所述的薄膜器件制造方法，其特征在于：把所述第二热处理工序中的热处理温度设定得低于所述第一热处理工序中的热处理温度。

25 48.根据权利要求 46 或 47 中所述的薄膜器件制造方法，其特征在于：在所述第二热处理工序后，将涂敷面保持在非氧化气氛中，直到所述基板的温度小于 200℃ 为止。

30 49.根据权利要求 46 - 48 中任一权项所述的薄膜器件制造方法，其特征在于：把包含铟 (In) 及锡 (Sn) 的涂敷液涂敷到所述基板上，利用涂敷 ITO 膜形成所述透明导电性涂敷膜。

50.根据权利要求 49 中所述的薄膜器件制造方法，其特征在于：还包括电镀工序，用来在所述第二热处理工序后，对所述涂敷 ITO 膜表面



进行金属电镀。

51.根据权利要求 49 所述的薄膜器件制造方法，其特征在于：还包括形成工序，用来借助于溅射法、在所述涂敷 ITO 膜的接触面上形成导电性溅射膜。

5 52.根据权利要求 35 - 51 中任一权项所述的薄膜器件制造方法，其特征在于：在所述液体的涂敷工序中，把所述液体只涂敷到所述基板上的涂敷区内，在基板上形成构图了的涂敷膜。

53.一种薄膜器件制造方法，其特征在于：

准备具有多个排出口的涂敷液排出喷嘴；

10 相对地改变基板与所述多个涂敷液排出喷嘴的位置，同时使所述涂敷液只排出到基板上的涂敷区上，在基板上形成构图了的涂敷膜。

54.根据权利要求 53 所述的薄膜器件制造方法，其特征在于：分别独立地控制多个所述排出口的所述涂敷液的排出状态及非排出状态，控制各个所述排出口上的涂敷时间，同时，相对地改变所述基板与所述多个涂敷液排出喷嘴的位置。

15 55.根据权利要求 53 或 54 中所述的薄膜器件制造方法，其特征在于：所述涂敷液为保护液，在所述保护液根据给定的图样涂敷以后进行热处理，构图形成保护膜。

20 56.根据权利要求 53 或 54 中所述的薄膜器件制造方法，其特征在于：所述涂敷液为包含在所述基板上构图形成的薄膜的构成成分的液体，在把所述涂敷液根据给定的图样涂敷以后进行热处理，构图形成所述薄膜。

57.根据权利要求 56 中所述的薄膜器件制造方法，其特征在于：所述薄膜为给定图样的导电层。

25 58.根据权利要求 56 中所述的薄膜器件制造方法，其特征在于：所述薄膜为给定图样的绝缘层。

59.根据权利要求 58 中所述的薄膜器件制造方法，其特征在于：在所述绝缘层中，同时形成接触孔。

# 说明书

## 具有涂敷膜的薄膜器件、液晶屏、电子装置以及薄膜器件的制造方法

### 5 技术领域

本发明涉及含有薄膜晶体管(下面,略为 TFT)等薄膜层叠结构的薄膜器件及其制造方法,特别是涉及初期设备投资少、可以以低成本制造的薄膜器件及其制造方法。本发明进而涉及使用了这种薄膜器件的液晶屏及电子装置。

### 10 背景技术

近年来,使用了这种薄膜器件的液晶显示装置用于笔记本式个人计算机、车载用的导航系统、摄像机、各种携带式信息装置等中,其应用领域及生产数量正好迅速扩大。这依赖于液晶显示装置价格的降低,以及扩大了画面尺寸、提高了分辨率、低耗电化等性能的改善。但是,为了进一步扩大市场、扩大应用领域,要求进一步降低成本。

液晶显示装置的主流是,把 TFT 作为像素用开关元件的有源矩阵型液晶显示装置。这种液晶显示装置是在 TFT 基板与形成共同电极的对置基板之间封入液晶而构成的,该 TFT 基板以矩阵状形成 TFT 及连接到 TFT 上的像素电极。图 17 示出 TFT 基板 60 的主要部分。图 17 中,在列方向上布线的多条源(极)线或数据信号线 S1、S2、……Sn 与在行方向上布线的多条栅(极)线或扫描信号线 G1、G2、……Gm 的各交点附近的像素位置上形成 TFT61。把 TFT61 的源极连接到源线上,把漏极连接到像素电极 62 上。基于从栅线供给的扫描定时信号,把从漏线供给的数据信号通过 TFT61 施加到像素电极 62 上。借助于像素电极 62 与共同电极(未图示)之间的电场,改变液晶的状态,对其进行显示驱动。

液晶显示装置借助于向 TFT 基板 60 与对置基板之间封入液晶等的屏装配、驱动源线及栅线的驱动电路的安装等而构成,但是,其成本在很大程度上依赖于 TFT 基板 60 的成本。而且, TFT 基板 60 的成本依赖于 TFT 的制造方法。驱动电路的一部分借助于 TFT 构成其能动元件,也有在 TFT 基板 60 上形成其能动元件的,特别是在此情况下, TFT 基

板的成本在液晶显示装置成本中所占的比例增大。

在这里，TFT 具有由多个薄膜构成的薄膜层叠结构，这种多个薄膜至少具有包括绝缘层、导电层、源、漏及沟道区的硅半导体层。TFT 的成本在很大程度上依赖于该薄膜层叠结构的制造成本。

- 5       在形成该薄膜层叠结构中的绝缘层时，因为采用 NPCVD（正常压力化学汽相淀积）时膜厚的均匀性差，所以，一般采用 LPCVD（低压化学汽相淀积）及 PECVD（等离子体增强的化学汽相淀积）。借助于溅射，形成以金属代表的导电层。还利用 PECVD 及 LPCVD 形成用于形成硅半导体层的硅膜。进而，对该硅膜采用借助于离子打入法及离子
- 10   掺杂质法引入杂质的方法。或者，成为源·漏区的高浓度杂质区采用借助于 CVD 装置、利用杂质涂料的硅膜来形成的方法。

- 在上述各种形成膜中使用的 CVD 装置、溅射装置等任何一种装置都是在真空下进行处理真空处理装置，需要大规模的真空排气设备，增大了初期投资的成本。进而，在真空处理装置中，借助于真空排气、基
- 15   板加热、成膜、以曲轴的顺序输送基板，来完成成膜等处理。因此，必须把气氛从大气置换成真空，在产量上也有限度。还有，离子打入装置及离子掺杂质装置基本上也是真空处理装置，产生与上述相同的问题。进而，在这种离子打入装置及离子掺杂质装置中，需要等离子体生成、离子引出、离子质量分析（在离子打入装置的情况下）、离子加速、离
- 20   子聚焦、离子扫描等极其复杂的机构，使初期投资颇为昂贵。

这样，用于制造薄膜层叠结构的薄膜形成技术及其加工技术基本上与 LSI 制造技术相同。因而，降低 TFT 基板成本的主要手段为，使形成 TFT 的基板尺寸大型化、提高薄膜形成及其加工工序的效率、以及提高成品率。

- 25       但是，以降低成本及制造大型液晶显示装置为目的使基板尺寸大型化，不仅成为基板在真空处理装置内高速输送的障碍，而且存在着由于成膜工序的热应力使基板容易产生裂纹等问题，提高成膜装置的产量极为困难。还有，基板尺寸的大型化同时迫使成膜装置大型化。结果是，由于起因于真空排气体积增大的成膜装置价格的提高，引起初期投资的
- 30   进一步增大，难于最终使成本大幅度降低。

再者，提高 TFT 的成品率是降低成本的有力手段，但是，成品率现已达到近于极限，情况是，在数字上也难于大幅度地提高成品率了。

还有, 各种层为了构图而进行光刻工序。在这种光刻工序中, 需要保护膜涂敷工序、曝光工序、显像工序。此后, 进而需要蚀刻工序、保护膜去除工序, 用于构图的工序也是使薄膜形成方法工序数增多的主要原因。这也是使薄膜器件制造成本提高的原因。

5        有关这种光刻工序中的保护膜涂敷工序, 在滴到基板上的保护膜液中, 在旋转涂敷后作为保护膜残留下来的数量不到 1 %, 也存在着保护膜液利用效率低的问题。

还有, 作为代替曝光工序中使用的大型曝光装置的低成本方法, 提案了印刷法等, 但是, 存在着加工精度等问题, 并未达到实用。

10       如上所述, 市场对当前的液晶显示装置要求大幅度降低价格, 但是, 情况是 TFT 的成本难于大幅度降低。

本发明的目的在于, 提供这样的薄膜器件及其制造方法: 能够不使用真空处理装置就把用于液晶显示基板等上的薄膜层叠结构的一部分薄膜或全部薄膜成膜, 降低初期投资成本及运行成本, 同时, 提高产量,  
15       进一步大幅度地降低制造成本。

本发明的另一个目的在于, 提供能够借助于涂敷膜形成薄膜, 谋求降低成本, 使其接近于 CVD 膜、溅射膜特性的薄膜器件及其制造方法。

本发明的再一个目的在于, 提供能够在借助于涂敷膜形成薄膜时, 减少涂敷液的消耗量, 谋求降低成本的薄膜器件及其制造方法。

20       本发明的再一个目的在于, 提供能够不使用光刻工序就可以把形成膜构图, 进一步谋求降低成本的薄膜器件及其制造方法。

本发明的再一个目的在于, 提供能够通过借助于涂敷膜形成像素电极, 使与液晶接合的面平坦化的薄膜器件、使用了这种器件的液晶显示屏以及电子装置。

25       本发明的再一个目的在于, 提供能够把布线层靠用作黑矩阵的遮光层、而且数值孔径大的薄膜器件、液晶屏及使用了这种器件的电子装置。

本发明的再一个目的在于, 提供能够通过使用低成本的薄膜器件、谋求降低成本的液晶屏及电子装置。

30       发明的公开

根据本发明的一种形态, 在具有由包含至少 1 层绝缘层及至少 1 层导电层的多层薄膜构成的薄膜层叠结构的薄膜器件中, 其特征在于,

利用涂敷了包含该薄膜构成成分的液体以后再进行热处理所获得的涂敷膜（除了以硅氧烷键作为基本结构的旋涂玻璃膜以外）来形成上述薄膜层叠结构中的至少 1 层上述薄膜。

该薄膜器件的制造方法包括下列工序：

- 5 把包含该薄膜构成成分的涂敷液涂敷到基板上的工序；

对上述基板上的涂敷面进行热处理，形成涂敷膜（除了以硅氧烷键作为基本结构的旋涂玻璃膜以外）的工序。

- 10 本发明使薄膜层叠结构中的至少 1 层不依靠真空处理装置，而是作为涂敷膜形成。作为这种涂敷膜，已知的有作为平坦化层使用的、以硅氧烷键作为基本结构的旋涂玻璃（SOG）膜。但是，存在着有机 SOG 膜对于氧等离子体处理容易受到腐蚀、无机 SOG 膜膜厚为数千 Å 时也容易产生裂纹的问题，故几乎不以单层用于层间绝缘膜等，而以作为 CVD 绝缘膜的上层的平坦化层使用为限度。

- 15 本发明借助于这种 SOG 膜以外的涂敷膜来形成构成薄膜层叠结构的绝缘层及导电层本身，同时，还可以使薄膜平坦化。这种涂敷膜能够不依靠 CVD 装置及溅射装置等真空处理装置而形成，因此，与现有相比较，能够以极少的投资构建生产线，能够提高制造装置的产量，能够大幅度地削减薄膜器件的成本。

- 20 作为上述薄膜层叠结构，其对象为：包含半导体层的结构，包含薄膜晶体管的结构，包含底层绝缘层及上层保护用绝缘层的结构等。

这时，最好是使薄膜层叠结构中包含的全部绝缘层为涂敷膜。但是，为了确保薄膜晶体管的特性，膜质条件严格的栅极绝缘层也可以用涂敷膜以外的方法来形成。

- 25 特别是，为了本发明的目的即降低器件的成本，希望利用涂敷膜形成薄膜层叠结构中所包含的两层以上的薄膜。

绝缘膜能够利用涂敷包含具有 Si-N 键的聚合物（聚硅氧烷）的液体，并且，在气氛氧中完成第 1 热处理所获得的 SiO<sub>2</sub> 涂敷膜来形成。以上述组成表示的聚硅氧烷耐断裂性高，具有耐氧等离子体性，还能够以单层作为某种膜厚的绝缘层使用。

- 30 这种绝缘层最好是在第 1 热处理后，在高于该第 1 热处理的高温下完成第 2 热处理，使其界面比上述第 1 热处理后更洁净。这种第 2 热处理能够借助于激光退火或者灯退火，在高温短时间内进行。

半导体层这样构成，涂敷包含硅粒子的液体，并且，使杂质包含到完成了第 1 热处理的硅涂敷膜中。

这种半导体层最好也是在第 1 热处理后，在高于该第 1 热处理的高温下完成第 2 热处理，使其结晶性比上述第 1 热处理后更加提高。这种  
5 第 2 热处理也能够借助于激光退火或者灯退火，在高温短时间内进行。

作为使杂质扩散到硅涂敷膜中的方法，最好包括下列工序：

在上述硅涂敷膜上，涂敷形成杂质含有层的工序；

把上述杂质含有层加热，使上述杂质扩散到上述硅涂敷膜中的工序。

10 迄今，成为源·漏区的高浓度杂质区采用借助于 CVD 装置利用杂质涂料的硅膜来形成的方法以及采用借助于离子打入法及离子掺杂质法引入杂质的方法；但是，在本发明中，借助于把液体涂敷上去、进行烧固来形成含有杂质的薄膜，对该薄膜进行灯退火及激光退火的高温短时间热处理，形成高浓度杂质区，借此，来形成源·漏区。离子打入装置及离子掺杂质装置基本上是真空装置，同时，需要等离子体生成、离子引出、离子质量分析（在离子打入装置的情况下）、离子加速、离子聚焦、离子扫描等极其复杂的机构，与把含有杂质的薄膜涂敷上去进行热处理的装置相比较，装置价格之差是明显的。  
15

导电层有两种形成方法，其一为形成金属薄膜的方法，另一为形成  
20 透明导电薄膜的方法。

为了作为导电层形成金属薄膜，把包含导电性粒子的液体涂敷以后，借助于第 1 热处理使液体成分蒸发掉，借此，能够形成导电性涂敷膜。

这种导电层最好也是在第 1 热处理后在高于该第 1 热处理的高温下  
25 完成第 2 热处理，使其电阻比上述第 1 热处理后更低。这种第 2 热处理能够借助于激光退火或者灯退火，在高温短时间内进行。

作为导电层形成透明导电薄膜的方法，最好包括下列工序：

在气氛氧或非还原性气氛中，对上述涂敷面进行热处理的第 1 热处  
理工序；

30 在气氛氢或还原性气氛中，对上述涂敷面进行热处理的第 2 热处理工序。

在作为导电层形成透明电极的情况下，作为涂敷液使用例如包含钼

及锡的有机酸。在这种情况下，最好是在涂敷后把控制粘度用的溶剂蒸发（例如，在 100℃ 左右的温度下）以后，进行上述第 1、第 2 热处理。在第 1 热处理中，形成铟氧化物及锡氧化物，第 2 热处理在气氛氢或还原性气氛中进行还原处理。

5        在这里，最好把上述第 2 热处理工序中的热处理温度设定得低于上述第 1 热处理工序中的热处理温度。

这样，能够防止经过第 1 热处理工序的透明导电性涂敷膜，在第 2 热处理工序中产生热劣化。

在上述第 2 热处理工序后，可将其保持在非氧化气氛中，直到上述  
10 基板的温度到达 200℃ 以下，于是，可以抑制在第 2 热处理工序中接受了还原处理的透明导电性涂敷膜在大气中再氧化，因此，透明导电性涂敷膜的薄膜电阻值不增大。为了可靠地防止再氧化，可以使向大气中取出时的基板温度在 100℃ 以下。特别是，因为涂敷 ITO 膜中越缺少氧，膜的比电阻就越低，所以，如果通过大气中的氧在透明导电性涂敷膜中  
15 引起再氧化的话，比电阻就增大了。

为了形成这种透明导电性涂敷膜，在上述基板上涂敷包含铟（In）及锡（Sn）的涂敷液。使该涂敷膜在第 1 热处理中氧化，成为 ITO 膜。如果使用这种涂敷 ITO 膜，也就能够把导电层作为透明电极使用了。

当在涂敷 ITO 膜表面上完成了金属电镀时，就能够将其作为透明电  
20 极以外的导电层使用，而且，借助于金属电镀，能够降低接触电阻。

为了降低该接触电阻，可以在涂敷 ITO 的接触面上进一步设置借助于溅射形成的导电性溅射膜。

作为薄膜层叠结构，可以举出包含象素开关元件及象素电极的有源矩阵基板，把该象素开关元件配置到在多条数据线与多条扫描线的各交  
25 点附近形成的每一个象素上，把该象素电极连接到该象素开关元件上。

用于这种有源矩阵基板上的、有代表性的象素开关元件为薄膜晶体管。作为这种象素开关元件的薄膜晶体管包含：电气地连接到上述数据线上的源区、电气地连接到上述扫描线上的栅极、电气地连接到上述象素电极上的漏极。

30        这样，在薄膜层叠结构中，最好是利用导电性涂敷膜形成象素电极。这是因为，形成这种象素电极的面具有一般的台阶状变形，如果利用导电性涂敷膜形成象素电极的话，导电性涂敷膜的表面大体是平坦

的。因此，可以进行良好的研磨，能够防止反倾向区的产生。

作为用于像素电极上的导电性涂敷膜，最好是涂敷 ITO 膜。涂敷 ITO 膜为透明电极，适合于制造透过型液晶显示装置的有源矩阵基板。

5 作为像素开关元件的薄膜晶体管具有在上述栅极表面那一边上形成的层间绝缘膜，上述数据线及上述像素电极能够具有通过在上述层间绝缘膜上形成的接触孔分别电气地连接到上述源区及上述漏区上的结构。

10 这时，层间绝缘膜能够具有：位于下层那一边上的下层那一边的层间绝缘膜，及在该下层侧层间绝缘膜的表面上形成的上层那一边的层间绝缘膜。在这种情况下，上述数据线通过在上述下层侧层间绝缘膜上形成的第 1 接触孔，电气地连接到上述源区上。另一方面，上述像素电极通过在上述下层侧层间绝缘膜及上述上层侧层间绝缘膜上形成的第 2 接触孔，电气地连接到上述漏区上。

15 当这样构成时，数据线与像素电极在不同的层上形成，因此，即使在相互重合的位置上形成，也不产生发射。因此，能够使像素电极的外边部位于数据线及扫描线的上方。

于是，在数据线及扫描线与像素电极之间，在平面上不存在间隙。因此，数据线及扫描线能够作为黑矩阵发挥遮光功能。因而，在追加了另一工序以后，就不需要只为黑矩阵形成遮光层了。

20 还有，扩大了像素电极的形成范围，因此，像素区的数值孔径也增大了，产生了显示变亮的优点。

最好是把利用导电性涂敷膜形成的像素电极通过导电性溅射膜与漏极电气地连接起来。

25 与溅射膜相比，导电性涂敷膜的接触电阻低，因此，如果使导电性溅射膜介于导电性涂敷膜与源区之间，就能够降低接触电阻。

这种导电性溅射膜最好也是溅射 ITO 膜。这是为了使数值孔径不降低。

30 当上述导电性涂敷膜与上述导电性溅射膜为同一图形时，能够提高像素电极的构图精度。这是因为，只在与保护掩模粘附性高的导电性涂敷膜上形成保护掩模，就能够同时对导电性涂敷膜及导电性溅射膜进行构图。在与保护掩模粘附性低的导电性溅射膜上不需要形成保护掩模，所以，不产生起因于此的构图精度的降低。



在上述导电性涂敷膜与上述导电性溅射膜不是同一图形的情况下，最好是使上述导电性涂敷膜的外边部位于比上述导电性溅射膜的外边部更靠外侧的位置上。

在此情况下，在导电性涂敷膜及导电性溅射膜上分别形成保护掩模，在不同的工序中，分别进行构图。这时，像素电极外边部的图形精度只依赖于大于导电性溅射膜的导电性涂敷膜的图形精度。因而，与保护掩模粘附性低的导电性溅射膜的图形精度的不利影响不涉及像素电极的图形精度。

如果使上述导电性溅射膜及上述数据线位于同一层内，就能够用同一金属材料同时形成两层。

还能够使上述导电性溅射膜位于上述数据线的上层上来取代此。在此情况下，各膜的形成工序成为不同的工序，因此，可以选择用同一材料或不同材料。

上述层间绝缘膜包括：位于下层那一边的下层侧层间绝缘膜，以及在该下层侧层间绝缘膜的表面层叠的上层侧层间绝缘膜；能够在上述上层侧层间绝缘膜的表面，在同一层内形成上述数据线及导电性溅射膜。这时，上述数据线通过在上述下层侧层间绝缘膜上形成的第1接触孔电气地连接到上述源区上。另一方面，上述导电性溅射膜通过在上述上层侧层间绝缘膜及上述下层侧层间绝缘膜上形成的第2接触孔电气地连接到上述漏区上。而且，使上述导电性涂敷膜层叠到上述导电性溅射膜的表面上。

代替上述，能够在上述下层侧层间绝缘膜的表面上，在同一层内形成上述数据线及上述导电性溅射膜。在此情况下，上述数据线通过在上述下层侧层间绝缘膜上形成的第1接触孔电气地连接到上述源区上。上述导电性溅射膜通过在上述下层侧层间绝缘膜上形成的第2接触孔电气地连接到上述漏区上。而且，上述导电性涂敷膜层叠到上述上层侧层间绝缘膜的表面上，通过在上述上层侧层间绝缘膜上形成的第3接触孔电气地连接到上述导电性溅射膜上。

根据本发明的另一种形态，能够设置下列装置，构成液晶屏：  
形成了上述薄膜器件的有源矩阵基板；  
与上述有源矩阵基板相向配置的对置基板；  
在上述有源矩阵基板与上述对置基板之间封入的液晶层。

根据本发明的再一种形态，能够构成具有这种液晶屏的电子装置。

在任一情况下，都是通过降低薄膜器件的成本，可以谋求大幅度地降低液晶屏及使用了液晶屏的电子装置的成本。

在上述液体的涂敷工序中，最好是把上述液体只涂敷到上述基板上的涂敷区内，在基板上形成制了图的涂敷膜。于是，工序多的光刻工序不需要了。还有，当依靠这种涂敷方法时，涂敷液的消耗量也减少了，因此，能够降低运行成本。

根据本发明薄膜器件制造方法的再一种形态，其特征在于：

准备具有多个排出口的涂敷液排出喷嘴；

10 相对地改变基板与上述多个涂敷液排出喷嘴的位置，同时，使上述涂敷液只排出到基板上的涂敷区上，在基板上形成制了图的涂敷膜。

这种方法例如能够利用油墨喷射方法实现。于是，除了不涂敷无用的涂敷液而能够节约以外，光刻工序也不需要了，因此，大大有助于减少设备成本及提高产量。例如，在保护膜的形成中，利用现有涂敷技术，15 只有滴下量的 1 % 左右作为涂敷膜使用，但是，借助于本发明，滴下量的 10 % 以上能够作为保护涂敷膜使用。这种涂敷效率的提高不仅对保护膜，对本发明的其它涂敷膜当然也是有效的，借助于削减涂敷材料和缩短涂敷工序的时间，能够实现液晶显示装置成本的减少。

最好是分别独立地控制多个上述排出口的上述涂敷液的排出状态及非排出状态，控制各个上述排出口上的涂敷定时，同时，相对地改变20 上述基板与上述多个涂敷液排出喷嘴的位置。所以，可以进行更精密的图形涂敷。

这样的涂敷方法，除了用于形成保护图形的保护涂敷以外，还能够应用于用于形成上述涂敷膜的各种涂敷液的涂敷。例如，如果能够把涂敷绝缘膜涂敷成图形，就还能够与涂敷同时形成接触孔。

25 这样，根据本发明，能够借助于在涂敷液体后进行热处理来形成一部分或全部薄膜，因此，能够利用具有价格低廉而且产量高的制造装置来制造薄膜器件。

附图的简单说明

30 图 1 为用于本发明第 1 实施例的涂敷膜形成装置的构成图；

图 2 为用于本发明第 1 实施例的另一涂敷膜形成装置的构成图；

图 3 为共面型 TFT 的剖面图；

图 4 为反交错型 TFT 的剖面图;

图 5 为用于本发明第 1 实施例的串联型涂敷膜形成装置的构成图;

图 6 为用于本发明第 1 实施例的另一串联型涂敷膜形成装置的构成图;

5 图 7 为用于本发明第 1 实施例的涂敷硅膜形成装置的构成图;

图 8 为用于本发明第 1 实施例的另一涂敷硅膜形成装置的构成图;

图 9 为说明向涂敷 ITO 膜表面进行的金属电镀方法的流程图;

图 10 为使用了本发明含有杂质的绝缘层的共面型 TFT 制造过程的剖面图;

10 图 11 为使用了本发明含有杂质的绝缘层的反交错型 TFT 制造过程的剖面图;

图 12 为用于本发明第 1 实施例的液体涂敷装置的构成图;

图 13 为示出使用图 12 液体涂敷装置的旋转涂敷后的状态的概略说明图;

15 图 14 为本发明的另一液体涂敷装置的构成图;

图 15 为图 14 所示液体涂敷装置的部分扩大图;

图 16 为图 14 所示液体涂敷装置的部分扩大图;

图 17 为示出构成液晶显示装置的 TFT 基板的图;

图 18 为示出在与本发明第 2 实施例有关的液晶显示装置用有源矩阵基板上, 把区划形成的像素区的一部分扩大的平面图;

图 19 为在相当于图 18 的 I - I' 线的位置上切断了了的剖面图;

图 20 ( A ) - 图 20 ( D ) 为示出图 19 所示有源矩阵基板制造方法的剖面图;

图 21 为示出在图 20 所示工序以后进行的各工序的剖面图;

25 图 22 为示出在与本发明第 3 实施例有关的液晶显示装置用有源矩阵基板上, 把区划形成的像素区的一部分放大的平面图;

图 23 为在相当于图 22 的 II - II' 线的位置上的剖面图;

图 24 为示出当制造图 22 所示有源矩阵基板时, 在图 20 所示工序以后所进行的各工序的剖面图;

30 图 25 ( A )、( B ) 为示出分别把比较例及本发明实施例的接触孔附近放大的纵剖面图;

图 26 为示出在相当于图 22 的 II - II' 线的位置上切断了了的本发明

第 4 实施例的结构纵剖面图;

图 27 ( A ) ~ 图 27 ( E ) 为示出图 26 所示有源矩阵基板的制造方法的剖面图;

5 图 28 ( A ) ~ 图 28 ( E ) 为示出接在图 27 的工序之后进行的工序的剖面图;

图 29 为示出在与本发明第 5 实施例有关的液晶显示用有源矩阵基板上, 把区划形成的象素区的一部分放大的平面图;

图 30 为在相当于图 29 的 III - III' 线的位置上的剖面图;

10 图 31 ( A ) ~ 图 31 ( F ) 为示出当制造图 29 所示有源矩阵基板时, 在图 27 所示工序以后进行的各工序的剖面图;

图 32 为示出在与本发明第 6 实施例有关的液晶显示用有源矩阵基板上, 把区划形成的象素区的一部分扩大的平面图;

图 33 为在相当于图 32 的 IV - IV' 线的位置上的剖面图;

15 图 34 ( A ) ~ 图 34 ( D ) 为示出当制造图 32 所示有源矩阵基板时, 在图 27 所示工序以后所进行的各工序的剖面图;

图 35 为示出在与本发明第 7 实施例有关的液晶显示用有源矩阵基板上, 把区划形成的象素区的一部分扩大的平面图;

图 36 为在相当于图 35 的 V - V' 线的位置上的剖面图;

20 图 37 ( A ) ~ 图 37 ( C ) 为示出当制造图 35 所示有源矩阵基板时, 在图 27 所示工序以后所进行的各工序的剖面图;

图 38 ( A )、( B ) 为与另一种实施形态有关的液晶显示用有源矩阵基板的说明图;

图 39 ( A )、( B ) 为示出分别把比较例及本申请发明的实施例的接触孔附近放大的纵剖面图;

25 图 40 为示出在与本发明第 8 实施例有关的电子装置中所包含的液晶显示装置的方框图;

图 41 为使用了图 40 的液晶显示装置的电子装置的一例、即投影仪的概略剖面图;

图 42 为电子装置的另一例、即个人计算机的概略说明图;

30 图 43 为电子装置的再一例、即寻呼机的装配分解斜轴侧投影图;

图 44 为示出具有 TCP 的液晶显示装置的概略说明图。

用于实施发明的最佳形态

下面，基于附图，详细地说明本发明。

## 第 1 实施例

### 薄膜器件结构的说明

图 3 及图 4 分别示出包含 TFT 的薄膜器件的两个基本结构例。

- 5 图 3 为使用了共面型多晶硅的 TFT 的剖面图。在玻璃基板 10 上形成底层绝缘膜 12，在其上形成多晶硅 TFT。图 3 中，多晶硅层 14 由高浓度地掺入了杂质的源区 14S 及漏区 14D、以及在它们之间的沟道区 14C 构成。

在该多晶硅层 14 之上形成栅绝缘膜 16，再在其上形成栅极 18 及  
10 栅线（未图示）。把由透明导电膜构成的象素电极 22 通过在层间绝缘膜 20 及其下的栅绝缘膜 16 上形成的开口部连接到漏区 14D 上，把源线 24 连接到源区 14S 上，有时，把最上层保护膜 26 省略。再者，底层绝缘膜 12 旨在防止来自玻璃基板 10 的污染、调整好形成多晶硅膜 14 的表面状态，但是，有时将其省略。

- 15 图 4 为反交错型非晶硅 TFT 的剖面图。在玻璃基板 30 上形成底层绝缘膜 32，在其上形成非晶硅 TFT。再者，多把底层绝缘膜 32 省略。图 4 中，在栅极 34 及连接到其上的栅线之下形成 1 层或多层的栅绝缘膜 36。在栅极 34 之上形成非晶硅沟道区 38C，进而，通过使杂质扩散到非晶硅中形成源·漏区 38S、38D。还有，把象素电极 40 通过金属  
20 布线层 42 与漏区 38D 电气地连接起来，把源线 44 与源区 38S 电气地连接起来。再者，使金属布线层 42 与源线 44 同时形成。

再者，在沟道区 38C 上形成的沟道保护膜 46 是在对源·漏区膜 38S 及 38D 进行蚀刻时保护沟道区 38C 的膜，有时将其省略。

- 图 3 及图 4 示出基本的 TFT 结构，这种变动涉及非常广泛。例如，  
25 在图 3 的共面型 TFT 中，为了提高数值孔径，在象素电极 22 与源线 24 之间设置第 2 层间绝缘膜，能够使象素电极 22 与源线 24 的间隔成为缩小的结构。或者，以减小连接到栅极 18 上未图示的栅线及源线 24 的布线电阻及布线冗余化为目的，能够使该栅线、源线成为多层膜。进而，还能够在 TFT 元件之上或之下形成遮光层。在图 4 的反交错型 TFT 中，  
30 也能够进行以增大数值孔径、减小布线电阻、减少缺陷为目的的布线及绝缘膜的多层化等。

这些改良结构中的任一种，几乎都是对图 3 或图 4 的基本结构增加

构成 TFT 的薄膜的层叠数。

在下述实施例中，说明有关利用不需要真空处理装置的涂敷膜，来形成构成图 3、图 4 所示薄膜层叠结构的各种薄膜的情况。

(涂敷绝缘膜的形成方法)

- 5 图 1 示出涂敷型绝缘膜形成装置，它借助于涂敷液体后进行热处理来形成薄膜，例如绝缘膜。作为在涂敷以后通过热处理作为绝缘膜的液体，能够举出聚硅氮烷（具有 Si-N 键的高分子的总称）。聚硅氮烷之一为  $[\text{SiH}_2\text{NH}]_n$ （ $n$  为正整数），即所谓聚多氢硅氮烷。这种商品产自东燃（株），以商品名“东燃ポリシラザン”市售。再者，如果用烷基（例如，甲烷基、乙烷基等）置换  $[\text{SiH}_2\text{NH}]_n$  中的 H 的话，则成为有机聚硅氮烷，与无机聚硅氮烷有区别。在本实施例中，最好使用无机聚硅氮烷。

把这种聚硅氮烷与二甲苯等液体混合后，例如旋转涂敷到基板上。借助于在包含水蒸汽或氧气的气氛中进行热处理，使这种涂敷膜转化成  $\text{SiO}_2$ 。

- 15 作为比较例，能够举出在涂敷以后通过热处理成为绝缘膜的 SOG（旋涂玻璃）膜。这种 SOG 膜是以硅氧烷键为基本结构的聚合物，具有烷基的有机 SOG 及没有烷基的无机 SOG，以烷基等作为溶剂使用。以平坦为目的，把 SOG 膜用于 LSI 层间绝缘膜。存在着有机 SOG 膜对于氧等离子体处理容易受到腐蚀、无机 SOG 膜膜厚为数千 Å 时也容易产生裂纹的问题，故几乎不以单层用于层间绝缘膜等，而是作为 CVD 绝缘膜的上层平坦化层使用。

在这一点上，聚硅氮烷耐断裂性高，具有耐氧等离子体性，还能够以单层作为某种膜厚的绝缘层使用。因而，在这里，说明有关使用聚硅氮烷的情况。

- 25 再者，本发明利用以硅氧烷键作为基本结构的 SOG 膜以外的涂敷膜来形成薄膜层叠结构的至少 1 层，最好是多层，以满足这一条件为限，也可以附加地使用 SOG 膜。

图 1 中，装料器 101 把装于箱内的多块玻璃基板一块一块地取出，输送到旋转涂敷器 102 上。在旋转涂敷器 102 中，如图 12 所示，把基板 132 真空吸附到平台 130 上，把聚硅氮烷 138 从分配器 134 的喷嘴 136 滴到基板 132 上。如图 12 所示，滴下的聚硅氮烷 138 从基板中央部扩散开来。聚硅氮烷及二甲苯的混合液进入称为滤毒罐的容器中，保存在

图 1、图 12 所示的保管部 105 内。使聚硅氮烷与二甲苯的混合液从液体保管部 105 通过供给管 140 供给到分配器 134，涂敷到基板上。进而，如图 13 所示，借助于平台 130 的旋转，聚硅氮烷 138 在玻璃基板 132 的整个面上缓缓涂敷。这时，大部分二甲苯蒸发掉。由图 1 所示控制部 106 控制平台 130 的转速及旋转时间，在几秒钟内，其转速上升到 1000rpm，在 1000rpm 上保持 20 秒钟左右，进后，几秒钟后停止。在该涂敷条件下，聚硅氮烷涂敷膜的膜厚约 7000 Å。其次，把玻璃基板输送到热处理部 103，在水蒸汽气氛中，在温度 100 ~ 350 °C 下，进行 10 - 60 分钟热处理，变成为 SiO<sub>2</sub>。该热处理由温度控制部 107 进行控制。为了提高涂敷型绝缘膜形成装置的处理能力，热处理部 103 设定热处理部 103 的长度及该炉内收存的基板块数，以便把上述旋转涂敷器 102 的生产节拍时间与热处理时间匹配起来。与聚硅氮烷混合的液体例如使用了二甲苯，还有，在转换时会产生氢及氮等，因此，至少在旋转涂敷器 102 及热处理器 103 中，需要排气设备 108。利用卸料器 104，把热处理后形成了绝缘膜的玻璃基板装于箱内。

与现有的 CVD 装置相比，图 1 所示的本发明涂敷型绝缘膜形成装置的装置构成显著简单，因而，装置价格非常便宜。而且，与 CVD 装置相比，具有产量高、维护简单、装置的工作效率高特征。借助于这些特征，能够大幅度地减少液晶显示装置的成本。

利用图 1 所示的涂敷型绝缘膜形成装置，能够把图 3 所示的全部绝缘膜即底层绝缘膜 12、栅绝缘膜 16、层间绝缘膜 20、保护膜 26 成膜。还有，在像素电极 22 与源布线 24 之间追加形成绝缘膜的情况下，通过利用图 1 的装置，以涂敷膜形成该追加绝缘膜，还有使绝缘膜表面平坦化的效果，是特别有效的。再者，有时把底层绝缘膜 12 及保护膜 26 省略。

在这里，栅绝缘膜 16 是支配 TFT 的电气特性的重要绝缘膜，要控制膜厚、膜质，同时，还必须控制与硅膜的界面特性。

为此，除了清洁涂敷形成栅绝缘膜 16 以前的硅膜 14 的表面状态以外，最好是使用图 2 所示的涂敷型绝缘膜形成装置。图 2 所示的装置在功能与图 1 所示装置的热处理部 103 相同的第 1 热处理部 103A 与卸料器 104 之间设置了第 2 热处理部 103B。希望在该第 2 热处理部 103B 中，在第 1 热处理部 103A 中进行上述热处理之后，在比第 1 热处理部 103A

中的热处理温度高  $400^{\circ} \sim 500^{\circ} \text{C}$  下, 进行 30 - 60 分钟的热处理, 或者, 进行灯退火、激光退火等的高温短时间热处理。

这样, 与只在图 1 热处理部 103 中的热处理的情况相比, 栅绝缘膜 16 等绝缘膜更加致密化, 膜质及界面特性改善了。

5 再者, 如果涉及界面特性来说, 与涂敷绝缘膜相比, 在真空气氛中形成的 CVD 膜易于控制, 因此, 在需要高性能的 TFT 情况下, 也可以在构成 TFT 的绝缘膜中由 CVD 膜形成栅绝缘膜, 其它绝缘膜由本发明的涂敷绝缘膜形成。

10 在图 4 的 TFT 结构中, 本发明的涂敷绝缘膜能够用于底层绝缘膜 32、栅绝缘膜 36、沟道保护膜 46。

(涂敷硅膜的形成方法)

通过准备包含硅粒子的液体作为图 1 或图 2 所示涂敷液保管部 105 中保管的涂敷液, 利用与图 1 或图 2 装置相同的装置, 能够形成涂敷硅膜。

15 涂敷液中所含有硅粒子的粒子直径可以使用的范围例如为  $0.01 \sim 10 \mu\text{m}$ 。硅粒子的粒子直径根据涂敷硅膜的膜厚来选择。本发明人获得的硅粒子的粒子直径为:  $1 \mu\text{m}$  左右的占 10%,  $10 \mu\text{m}$  以下的占 95%。通过借助于微粒化装置把这种粒子直径的硅粒子进一步微粒化, 能够获得所需粒子直径的硅粒子。

20 具有给定范围粒子直径的硅粒子与例如酒精等液体混合后, 作为悬浮液在涂敷液保管部 105 中保管起来。然后, 把硅粒子与酒精的悬浮液排到从装料器 105 输送到旋转涂敷器 106 中的基板上。然后, 在与形成涂敷绝缘膜相同的涂敷条件下使平台 130 旋转, 在基板上缓缓涂敷硅粒子的涂敷膜, 这时, 大部分酒精蒸发掉。

25 其次, 在热处理部 103 或第 1 热处理部 103A 中, 在与形成涂敷绝缘膜的情况相同的热处理条件下, 对基板进行热处理。这时, 借助于硅之间的反应, 在基板上形成结晶化了的硅膜。

30 在使用了图 2 装置的情况下, 进而, 在第 2 热处理部 103B 中, 在高于第 1 热处理部 103A 中的热处理温度的温度下, 对该基板进行热处理。该热处理最好是借助于激光退火或者灯退火, 在短时间进行。

与只在第 1 热处理部 103A 中进行热处理相比, 通过在第 2 热处理部 103B 中再度进行热处理, 硅膜的结晶性、致密性以及与其它膜的粘



附性提高了。

图 5、图 6 为连续形成涂敷硅膜及涂敷绝缘膜的成膜装置构成图。

图 5 的成膜装置把装料器 101、第 1 旋转涂敷器 102A、第 1 热处理部 103A、第 2 热处理部 103B、第 2 旋转涂敷器 102B、热处理部 103 及卸料器 104 串联连接起来。保管硅粒子与酒精的悬浮液的第 1 涂敷液保管部 105A 及第 1 控制部 106A 连接到第 1 旋转涂敷器 102A 上。保管聚硅氮烷与二甲苯的混合液的第 2 涂敷液保管部 105B 及第 2 控制部 106B 连接到第 2 旋转涂敷部 102B 上。

如果使用图 5 的装置，装料、卸料的次数平均减少 1 次，因此，产量进一步提高。

图 6 的成膜装置示出把 5 图成膜装置的第 2 热处理部 103B 配置到涂敷绝缘膜热处理部 103 之后的变形例。在此情况下，绝缘膜盖层通过对伴同的硅膜进行激光退火的第 2 热处理部 103B 而结晶化。绝缘膜具有降低硅膜表面反射率的效果，因此，具有使硅膜高效率地吸收激光能量的优点。还有，具有激光退火后的硅膜表面是平滑的等特征。也可以以一个热处理部兼用作图 6 中的热处理部 103 及第 2 热处理部 103B。在此情况下，在该兼用的一个热处理部中，能够同时进行涂敷绝缘膜的烧固及其上的硅膜的结晶化热处理。

(涂敷硅膜的其它形成方法)

图 7 示出借助于涂敷涂敷液、其后进行热处理形成硅膜的其它涂敷型硅膜形成装置。在利用 CVD 法形成硅膜时，可以使用单硅烷 ( $\text{SiH}_4$ ) 及二硅烷 ( $\text{Si}_2\text{H}_6$ )，但是，在本发明中，使用二硅烷及三硅烷 ( $\text{Si}_3\text{H}_8$ ) 等高次硅烷。硅烷类的沸点为：单硅烷为  $-111.9^\circ\text{C}$ ，二硅烷为  $-14.5^\circ\text{C}$ ，三硅烷为  $52.9^\circ\text{C}$ ，四硅烷 ( $\text{Si}_4\text{H}_{10}$ ) 为  $108.1^\circ\text{C}$ 。单硅烷及二硅烷在常温、常压下是气体，但是，三硅烷以上的高次硅烷是液体。如果使二硅烷处于负几十度  $^\circ\text{C}$ ，则变成液体，能够作为涂敷膜使用。在这里，说明有关主要使用三硅烷的情况。

图 7 中，利用装料器 201 从箱内把玻璃基板一块一块地取出，输送到装料闭锁室 202 中，借助于排气设备 711 使装料闭锁室 202 减压。到达给定压力后，把玻璃基板移动到成为与上述压力相同限度减压状态的旋转涂敷部 203 中，使三硅烷从三硅烷保管部 207 通过分配器涂敷到玻璃基板上。在旋转涂敷器 203 中，使基板以转速  $100 \sim 1000\text{rpm}$  旋转几

秒钟到 20 秒钟，旋转涂敷三硅烷。把旋转涂敷了三硅烷的玻璃基板直接输送到成为与上述压力相同限度的第一热处理部 204 中，在  $300^{\circ}\sim 450^{\circ}\text{C}$  下、进行几十分钟的热处理，形成膜厚几百  $\text{\AA}$  的硅膜。接着，把玻璃基板输送到成为与上述压力相同限度的第 2 热处理部 205 中，使之接受激光退火及灯退火等高温短时间热处理。借此，使硅膜结晶化。然后，把玻璃基板输送到装料闭锁室 206 中，在借助于氮返回大气压后，将其输送到卸料器 207，装于箱内。

在这里，希望排气装置 211 共计由 2 台构成，一台连接到 2 个装料闭锁室 202、206 上，另一台连接到旋转涂敷部 203、第 1、第 2 热处理部 204、205 上。而且，旋转涂敷器 203、第 1 热处理部 204 及第 2 热处理部 205 借助于排气装置 211 经常排气，保持惰性气氛的减压状态（ $1.0\sim 0.5$  气压左右）。这是因为，硅烷类有毒性，使气化了了的硅烷类不泄漏到装置外。单硅烷的容许浓度（TLV）为 5ppm，可以认为，二硅烷等高次硅烷也是同一限度的容许浓度。还有，硅烷类在常温空气中自然燃烧，浓度一高，则爆炸性地燃烧。因而，把连接到至少旋转涂敷器 203、第 1、第 2 热处理部 204、205 上的排气装置 211 的排气连接到使硅烷类无害化的排气处理装置 212 上。再者，把图 7 的各处理室 201 ~ 207 互相用滑门阀连接起来，当输送玻璃基板时，使该滑门阀关闭，以使气体化了的硅烷类不流入 2 个装料封闭室内。

旋转涂敷器 203 的主要部分与图 12 大体相同，但是，图 7 中，真空装卡玻璃基板的平台的温度最好由温度控制部 210 控制。在这里，当使用三硅烷时，为常温，希望控制到  $0^{\circ}\text{C}$  左右；当使用二硅烷时，为  $-40^{\circ}\text{C}$  以下，希望控制到  $-60^{\circ}\text{C}$  以下。还有，二硅烷及三硅烷的保管部 208 及供给线（未图示）最好也借助于温度控制部 210 控制到与平台温度大体同一限度的温度。

为了把二硅烷及三硅烷作为液体进行涂敷，必须在低于其沸点的温度下进行涂敷作业，但是，考虑到在常温常压下，三硅烷的蒸汽压约为 0.4 气压；在常压、 $-40^{\circ}\text{C}$  下，二硅烷的蒸汽压约为 0.3 气压，必须尽可能降低该蒸汽压。因此，最好尽可能降低这些硅烷类及基板的温度。

为了更加降低二硅烷及三硅烷等的蒸汽压以提高涂敷膜的均匀性，也可以使旋转涂敷器 203 及第 1、第 2 热处理部 204、205 处于惰性气体的加压状态下。在加压状态下，二硅烷等的沸点温度上升，在同

一温度下的蒸发汽压降低，因此，能够使旋转涂敷器 203 的温度高于上述设定温度，将其设定于接近室温的温度。考虑到在此情况下，万一三硅烷等泄漏出来时，最好是作成在可以处于加压状态的结构外侧能够处于减压状态的双重结构，用特别设置的排气装置把泄漏出来的三硅烷等排气。利用排气处理部 212，处理该排气的气体。

还有，利用排气装置 211，还把停滞在旋转涂敷器 203 及第 1、第 2 热处理部 204、205 内部的硅烷气体排气。

图 8 所示的硅膜形成装置是把图 7 所示的硅膜形成装置与图 1 所示的绝缘膜形成装置串联连接起来的。即，在图 7 的第 2 热处理部 205 与装料闭锁室 206 之间，导入图 1 的旋转涂敷部 102 及热处理炉 103。

图 8 中，在第 2 热处理部 205 中，一直到借助于激光退火使硅膜进行结晶化处理，都与图 7 装置的动作相同。在旋转涂敷器 102 中，结晶化了的硅膜涂敷聚硅氮烷及无机 SOG 膜。接着，在热处理部 103 中，使涂敷的膜变成绝缘膜。

旋转涂敷器 203、第 1、第 2 热处理部 204、205 与图 7 同样地处于惰性气氛的减压状态下。图 1 中，绝缘膜的旋转涂敷器 102 及热处理部 103 处于常压下，但是，图 8 的装置中成为惰性气氛的减压状态。为此，由排气装置 108 进行排气。

为了在该硅膜之上，在惰性气氛中形成绝缘膜，借助于图 8 形成的硅膜不暴露于大气中。因而，能够控制支配 TFT 元件特性的硅膜与绝缘膜的界面，因此，能够提高 TFT 元件的特性及该特性的均匀性。

再者，图 8 中，在硅膜之上形成绝缘膜是在硅膜结晶化之后进行的，但是，与图 6 的装置同样地，也可以在硅膜的第 1 热处理后形成绝缘膜，使硅膜的结晶化在该绝缘膜热处理后进行。在此情况下，也与图 6 的情况相同，绝缘膜盖层通过对伴同的硅膜进行激光退火而结晶化。绝缘膜具有降低硅膜表面反射率的效果，因此，具有使硅膜高效率地吸收激光能量的优点。还有，具有激光退火后的硅膜表面是平滑的等特征。

（向涂敷硅膜扩散杂质的方法）

向硅膜扩散杂质的方法也可以使用现有的离子注入装置等实施，但是，如图 10 或图 11 所示，最好是在涂敷含有杂质的绝缘层之后，使杂质扩散到其下层的硅膜中。

含有杂质的绝缘膜的形成能够使用与图 2 所示装置相同的装置。在

本实施例中，把包含磷玻璃或硼玻璃的 SOG 膜作为含有杂质的涂敷膜涂敷上去。在形成 N 型高浓度杂质区的情况下，以每 100ml 液体（该液体以酒精及醋酸乙烷基为溶剂，含有硅氧烷聚合物，以使 Si 浓度的重量百分比为百分之几）含有几百  $\mu\text{g}$  P250 的 SOG 膜作为含有杂质的涂敷膜使用。在此情况下，图 2 的涂敷液保管部 105 中保管这种涂敷液，把该涂敷液从旋转涂敷器 102 涂敷到基板上。进而，在旋转涂敷器 102 中，通过使基板以转速 1000rpm 旋转，作为上述 SOG 膜获得几千  $\text{\AA}$  的膜厚。在第 1 热处理部 103A 中，在 300  $^{\circ}\text{C}$  乃至 500  $^{\circ}\text{C}$  下，对该含有杂质的涂敷膜进行热处理，成为含有摩尔百分比为百分之几的 P250 的磷玻璃膜。使形成了磷玻璃膜的 TFT 基板在第 2 热处理部 103B 中接受灯退火或激光退火的高温短时间热处理，使 SOG 膜中的杂质以固相扩散到其下层的硅膜中，在该硅膜中形成高浓度杂质区。最后，利用卸料器 104，把 TFT 基板装于箱内。

在源·漏区的形成中，涂敷工序及高温短时间退火工序也可以在 1 分钟以内处理，具有非常高的生产性。再者，热处理工序需要几十分钟，但是，借助于在热处理炉的长度及结构上想办法，也能够削减间歇时间。

把涂敷了含有上述杂质的涂敷膜的 TFT 剖面图示于图 10 及图 11。图 10 为对应于图 3 的共面型 TFT，在玻璃基板 14 上，形成底层绝缘膜 12，在其上对硅层 14 进行构图。对栅绝缘膜 16 进行蚀刻去除，以便掩蔽栅极 18，使应该成为源·漏区的硅层暂时露出来。因而，形成含有杂质的涂敷膜 50，使之与成为上述硅膜的源·漏的区 14S、14D 接合。然后，借助于上述高温短时间的热处理，含有杂质的涂敷膜 50 中包含的磷借助于固相扩散扩散到上述硅膜中，形成薄膜电阻为  $1\text{k}\Omega/\square$  以下的 N 型源·漏区 14S、14D。

正如可从图 3 所示 TFT 的剖面图弄清的那样，这以后的工序按下述顺序形成：形成层间绝缘膜，在把含有杂质的涂敷膜 50 去除之后，也可以改为形成依据上述涂敷膜的层间绝缘膜，还可以改为在含有杂质的涂敷膜 50 之上重新形成层间绝缘膜。在含有杂质的涂敷膜 50 之上重新形成层间绝缘膜的方法中，绝缘膜为两层，使液晶显示装置中源线与栅线的短路缺陷变少。

图 11 为对应于图 4 的反交错型 TFT，在玻璃基板 30 上形成底层

绝缘膜 32，在其上形成栅极 35，进而，通过栅绝缘膜 34 对硅层 33 进行构图。绝缘膜 52 为沟道区的保护膜，同时，成为杂质扩散的掩模，借助于涂敷绝缘膜来形成。

5 含有杂质的绝缘膜 54 与成为掩模的绝缘膜 52、及应该成为硅膜 33 的源·漏区的区 33S、33D 接合，作为涂敷绝缘膜来形成。对含有杂质的绝缘膜 54 一进行高温短时间热处理，含有杂质的绝缘涂敷膜 54 中包含的磷就借助于固相扩散扩散到上述硅膜 33 中，形成薄膜电阻为  $1\text{k}\Omega/\square$  左右的 N 型源·漏区 33S、33D。

10 正如可从图 4 所示 TFT 的剖面图弄清的那样，这以后的工序在把含有杂质的绝缘膜 54 去除之后，按像素电极、源布线及漏电极的连接部的顺序形成。

15 根据本实施例，在图 3 所示的共面型 TFT 中，源·漏区的形成不用现有的离子打入及离子掺杂质、而是借助于形成涂敷膜及高温短时间热处理进行，因此，能够使用廉价并且产量高的装置来制造 TFT。还有，在图 4 所示的反交错型 TFT 中，把依据 CVD 法的源·漏区的形成置换成形成涂敷膜及高温短时间热处理，与共面型 TFT 的情况相同，能够使用廉价并且产量高的装置来制造液晶显示装置。

#### （涂敷导电膜的形成方法）

20 其次，说明有关涂敷含有导电性粒子的液体形成涂敷导电膜的方法。涂敷导电膜也能够使用图 1 或图 2 所示装置来制造。这时，图 1、图 2 的涂敷液保管部 105 中保管的液体使用把金属等导电性物质的微粒分散到液体（例如有机溶剂）中的溶液。例如，把粒子直径  $80 \sim 100 \text{ \AA}$  的银微粒分散到松油醇及甲苯等有机溶剂中的溶液从旋转涂敷器 102 排出到基板上。此后，使基板以  $1000\text{rpm}$  旋转，使涂敷液在基板上旋转涂敷。进而，如果在图 1 的热处理部 103 或图 2 的第 1 热处理部 103A 中，在  $250^\circ \sim 300^\circ \text{C}$  下进行热处理，就能够获得几千  $\text{\AA}$  的导电膜。在导电性物质的微粒中，除了银以外还有金、铝、铜、镍、钴、铬、ITO 等，能够借助于涂敷型导电膜形成装置形成导电膜。

25 所获得的导电膜是微粒的集合，非常活泼，因此，必须使旋转涂敷器 102、热处理部 103 或第 1 热处理部 103A 处于惰性气氛中。

还有，涂敷导电膜的电阻值（如果比较其体电阻值的话）高出 1 位左右。在此情况下，如果在图 2 的第 2 热处理部 103B 中，对涂敷导电

膜在 300 乃至 500 °C 下进一步进行热处理的话，导电膜的电阻值则下降。同时，TFT 的源区与由涂敷导电膜形成的源布线的接触电阻、进而，漏区与由涂敷导电膜形成的像素电极的接触电阻都能够减小。如果在第 2 热处理部 103B 中进行灯退火及激光退火等高温短时间热处理的话，就能够更有效地进行涂敷导电膜的低电阻化和减小接触电阻。还有，以不同的金属形成多层，能够提高可靠性。银在空气中较易氧化，因此，可以在银之上形成在空气中难于氧化的铝及铜。

#### (透明电极的形成方法)

其次，说明有关使用了涂敷 ITO 膜的透明电极的形成方法。涂敷 ITO 的成膜也能够使用与图 2 相同的装置进行。在本实施例中使用的涂敷液为把有机铜及有机锡以 97: 3 的比例在混合二甲苯中掺合成 8 % 的液状物（例如，旭电化工业株式会社制的商品名：アデカ ITO 涂布膜 /ITO - 103L）。再者，能够作为涂敷液使用的范围是，有机铜与有机锡之比为从 99: 1 到 90: 10。涂敷液在图 2 的涂敷液保管部 105 中保管。

利用旋转涂敷器 102，把涂敷液排出到基板上，进而，通过使基板旋转进行旋转涂敷。

其次，进行涂敷膜的热处理，但是，这时的热处理条件按下述设定。首先，在图 2 的第 1 热处理部 103A 中，在 250 °C ~ 450 °C 的空气或氧气气氛中进行从 30 分钟到 60 分钟的第 1 热处理。其次，在第 2 热处理部 103B 中，在 200 °C ~ 400 °C 含有氢的气氛中进行从 30 分钟到 60 分钟的第 2 热处理。其结果是，在把有机成分去除后，形成铜氧化物及锡氧化物的混合膜（ITO）膜。借助于上述热处理，膜厚约 500 Å ~ 约 2000 Å 的 ITO 膜能够成为具有作为像素电极充分性能的 ITO 膜：薄膜电阻为  $10^2 \Omega/\square \sim 10^4 \Omega/\square$ 、光透过率为 90 % 以上。上述第 1 热处理后的 ITO 膜的薄膜电阻的量级为  $10^5 \sim 10^6 \Omega/\square$ ，但是，由于上述第 2 热处理使薄膜电阻的量级降低到  $10^2 \sim 10^4 \Omega/\square$ 。

涂敷 ITO 膜的形成，能够通过图 5 或图 6 所示的装置串联地制造涂敷 ITO 膜及涂敷绝缘膜。如果这样制造，则能够用绝缘膜来保护紧接在形成之后的活泼的涂敷 ITO 膜的表面。

#### (导电层的其它形成方法)

这种方法是在上述涂敷 ITO 膜之上形成金属电镀层的方法。

图 9 示出在涂敷 ITO 表面进行镀镍的流程图。在图 9 的步骤 1 中，用上述方法形成 ITO 膜。其次，在步骤 2 中，例如对涂敷 ITO 表面进行光刻，使该表面活化。在步骤 3 中，作为步骤 4 镀镍处理的前处理，首先，把钯/锡的络盐粘附到涂敷 ITO 的表面上，其次，进行在表面上析出钯的处理。

在步骤 4 的镀镍工序中，例如通过进行无电解电镀工序，把在涂敷 ITO 表面上析出的钯置换成镍，完成镀镍处理。在步骤 4 中，进而通过对镀镍层进行退火，使该电镀层致密化。最后，在步骤 5 中，通过在 Ni 镀层上进行作为氧化防止层的贵金属电镀，例如镀金处理，完成导电层。

借助于这种方法，以涂敷 ITO 膜为基础形成电镀层，能够形成透明电极以外的导电层。

(旋转涂敷以外的涂敷方法)

图 14 乃至图 16 为示出涂敷用于形成薄膜的流体是光刻时用于掩膜的保护膜等液体的涂敷装置的图。在本实施例中，以保护膜为例举例说明作为涂敷的液体。当然，不限于保护膜涂敷，也能够用于上述各种涂敷膜的形成中。在图 14 中，把基板 302 真空吸附到平台 301 上。保护液从液体保管部 307 通过供给管 306 供给到分配器 304。保护液进而作为非常多的点 303，从设置在分配器头 307 上的多个喷嘴 305 涂敷到基板 302 上。

图 15 示出喷嘴 305 的详细剖面图。图 15 的结构与油墨喷射印刷的头相同，利用压电元件的振动排出保护液。保护液从入口部 311 通过供给口 312，积存在腔部 313 内。借助于粘合到振动板 315 上的压电元件 314 的伸缩，使振动板 315 运动，使腔 313 的体积减小或增大。腔 313 的体积减小时，保护液从喷嘴口 316 排出，腔 313 的体积增大时，保护液从供给口 312 供给到腔 313 内。例如如图 16 所示，使喷嘴口 316 以二维多个排列起来，如图 14 所示，通过使基板 302 或分配器 304 相对地移动，使保护液以点状涂敷到基板整个面上。

图 16 中，喷嘴口 316 的排列间隔为横向间隔 P1 为几十  $\mu\text{m}$ ，纵向间隔 P2 为几 mm。喷嘴口 316 的口径为几十  $\mu\text{m}$  乃至几百  $\mu\text{m}$ 。一次的排出量为几十 ng 乃至几百 ng，所排出保护液的液滴直径为几十  $\mu\text{m}$  乃至几百  $\mu\text{m}$ 。点状涂敷的保护液刚刚从喷嘴 305 排出后为几百  $\mu\text{m}$  的圆

形。在把保护液涂敷到基板整个面上的情况下，如果上述点 303 的间隔为几百 $\mu\text{m}$ ，以转速几百乃至几千 rpm 使基板旋转几秒钟，就能获得膜厚均匀的涂敷膜。涂敷膜的膜厚不仅可以通过基板的转速及旋转时间来控制，还可以通过喷嘴口 316 的口径及点 303 的间隔加以控制。

5        这种保护液涂敷方式为油墨喷射方式的液体涂敷方式，因为是在基板整个面上以点状进行涂敷，所以，使基板移动（例如旋转）以便把保护液涂敷到点 303 之间没有保护液的部分上即可，因此，能够有效地使用保护液。这种方式不仅能够应用于保护膜，而且，同样能够应用于利用上述涂敷膜形成的绝缘膜、硅膜、导电膜的形成上，因此，在减少液晶显示装置的成本方面，带来非常大的效果。

10        还有，在油墨喷射方式的液体涂敷中，因此为喷嘴口 316 的口径能够更小，所以，可以在 10 - 20 $\mu\text{m}$  宽的线状图形上进行涂敷。如果把这种技术用于硅膜及导电膜的形成中，就可以直接描绘而不需要光刻工序了。如果 TFT 的图形比例的限度为几十 $\mu\text{m}$ ，借助于把这种直接描绘与涂敷方式的薄膜形成技术组合起来，不使用 CVD 装置、溅射装置、离子打入及离子掺杂质装置、曝光装置、腐蚀装置，就可以制造液晶显示装置。即，只使用依据本发明的油墨喷射方式的涂敷装置、激光退火装置及灯退火装置等热处理装置，就能够制造液晶显示装置。

15        再者，第 1 实施例以 TFT 有源矩阵基板为例举例说明了薄膜器件，但是，该实施例能够同样地应用于把 MIM（金属 - 绝缘体 - 金属）、MIS（金属 - 绝缘体 - 硅）等其它二端元件、三端元件作为象素开关元件的同样的有源矩阵基板上。例如，使用了 MIM 的有源矩阵基板的薄膜层叠结构不包含半导体层、只使用导电层及绝缘层构成，在此情况下，也能够应用本发明。进而，本发明不仅应用于有源矩阵基板上，而且，也可以应用于作为显示元件不依靠液晶、而使用 EL（电发光）等元件者。进而，本发明可以应用于包含 TFT 的半导体器件、DMD（数字密勒器件）等、具有包含导电层及绝缘层、进而包含半导体层的各种薄膜层叠结构的薄膜器件上。

20        其次，说明把本发明应用于液晶显示装置用的有源矩阵基板上，特别是，有关利用导电性涂敷膜形成象素电极的第 2 - 第 7 实施例。

## 第 2 实施例

图 18 为示出在液晶显示装置用的有源矩阵基板上，把区划形成的



像素区的一部分放大的平面图;图 19 为在相当于其 I - I' 线的位置上的剖面图。

在图 18 及图 19 上,液晶显示装置用的有源矩阵基板 400 利用数据线  $S_n, S_{n+1}, \dots$  及扫描线  $G_m, G_{m+1}$  把绝缘基板 410 上区划形成多个像素区 402, 对各个像素区 402 形成 TFT404. 这种 TFT404 具有:  
5 用于在源区 414 与漏区 416 之间形成沟道的沟道区 417, 通过栅绝缘膜 413 与该沟道区 417 对峙的栅极 415, 在该栅极 415 表面那一边上形成的层间绝缘膜 421, 通过该层间绝缘膜 421 的接触孔 421A 电气地连接到源区 414 上的源极 431, 以及由通过层间绝缘膜 421 的接触孔 421B  
10 电气地连接到漏区 416 上的 ITO 膜构成的象素电极 414. 源极 431 为数据线  $S_n, S_{n+1}, \dots$  的一部分, 栅极 415 为扫描线  $G_m, G_{m+1}, \dots$  的一部分。

在这里, 象素电极 441 与源极(数据线) 431 同样地, 在层间绝缘膜 421 的表面上形成。因此, 构成象素电极 441, 使与数据线  $S_n, S_{n+1}$   
15 相比平行于数据线  $S_n, S_{n+1}$  的外边部 441A、441B 位于颇靠内侧, 以便这些电极之间不短路。

图 20 (A) ~ (D)、图 21 (A) ~ (C) 为示出本实施例的有源矩阵基板制造方法的工序的剖面图。

在这样的有源矩阵基板 400 的制造方法中, 首先, 如图 20 (A) 所示, 作为绝缘基板 410, 采用通用的无碱玻璃。首先, 在把绝缘基板 410 洁净化以后, 借助于 CVD (化学汽相淀积) 法及 PVD (物理汽相淀积) 法在绝缘基板 410 之上形成由氧化硅膜等构成的底层保护膜 411. 作为 CVD 法, 有例如低压 CVD 法 (LPCVD 法) 及等离子体 CVD 法 (PECVD 法) 等。作为 PVD 法, 有例如溅射法等。再者, 借助于  
20 绝缘基板 410 中包含的杂质及该基板表面的洁净度, 也可以把底层保护膜 11 省略。

其次, 形成应该成为 TFT 404 能动层的本征硅膜等的半导体膜 406. 该半导体膜 406 能够借助于 CVD 法及 PVD 法形成。这样获得的半导体膜 406 作为原原本本的非晶硅膜, 能够作为 TFT 沟道区等的半  
30 导体层使用。还有, 如图 20 (B) 所示, 对半导体膜 120 短时间照射激光等光能或电磁能, 也可以推进其结晶化。

其次, 在形成了具有给定图形的保护掩模以后, 利用该保护掩模对

半导体膜 406 进行构图, 如图 20 ( C ) 所示, 成为岛状半导体膜 412 .  
在半导体膜 412 上构图以后, 利用 PVD 法及 CVD 法形成栅绝缘膜 413 .

其次, 溅射形成成为栅极的铝膜等薄膜。通常, 利用同一金属材料等借助于同一工序形成栅极及栅布线。在把成为栅极的薄膜沉积起来以后, 如图 20 ( D ) 所示, 进行构图, 形成栅极 415 。这时, 扫描线也形成了。其次, 对半导体膜 412 导入杂质离子, 形成源区 414 及漏区 416 。未导入杂质离子的部分成为沟道区 417 。利用这种方法, 栅极 415 成为离子注入的掩模, 因此, 沟道区 417 成为只在栅极 415 之下形成的自己匹配的结构, 也可以构成偏置栅结构及 LDD 结构的 TFT 。杂质离子的导入能够应用离子掺杂质法或离子打入法等, 离子掺杂质法使用同位素不分离型离子注入装置注入杂质元素的氢化物及氢, 离子打入法使用同位素分离型离子注入装置只注入所需的杂质离子。作为离子掺杂质法的气体原料, 使用在氢中稀释了的浓度为 0.1% 左右的磷化氢 (  $\text{PH}_3$  ) 及乙硼烷 (  $\text{B}_2\text{H}_6$  ) 等注入杂质的氢化物。

其次, 如图 21 ( A ) 所示, 利用 CVD 法或 PVD 法形成由氧化硅膜构成的层间绝缘膜 421 。在离子注入及形成层间绝缘膜 421 以后, 在约 350 °C 以下的适当热环境下进行几十分钟到几小时的热处理, 进行注入离子的活化及层间绝缘膜 421 的烧固。

其次, 如图 21 ( B ) 所示, 在层间绝缘膜 421 中, 在相当于源区 414 及漏区 416 的位置上, 形成接触孔 421A 及 421B 。其次, 在溅射形成用于形成源极的铝膜等以后, 对其进行构图, 形成源极 431 。这时, 数据线也形成了。

其次, 如图 21 ( C ) 所示, 在层间绝缘膜 421 的整个表面上, 涂敷成膜 ITO 膜 408 。

当涂敷成膜时, 能够使用各种液态或糊状的涂敷材料。在这些涂敷材料中, 如果是液态的材料, 能够使用浸渍法或旋转涂敷法等; 如果是糊状的材料, 能够使用丝网印刷法等。与第 1 实施例同样地, 在第 2 实施例中, 涂敷材料是在混合二甲苯中把有机铟及有机锡以 97 : 3 的比例掺合成 8 % 的液态材料 ( 例如, 旭电化工业株式会社制的商品名: アデカ ITO 涂布膜/ITO-103L ), 能够利用旋转涂敷法涂敷到绝缘基板 410 的表面那一边 ( 层间绝缘膜 20 的表面 ) 上。在这里, 作为涂敷材料能够使用有机铟与有机锡之比为从 99/1 到 90/10 范围内的材料。

在第 2 实施例中，在把溶剂干燥、去除以后，对于在绝缘基板 410 表面那一边上涂敷的膜也进行热处理（烧固）。这时，作为热处理的条件是，例如在 250℃ ~ 450℃ 的空气中或气氛氧中进行从 30 分钟到 60 分钟的第 1 热处理以后，在 200℃ ~ 400℃ 的含有氢的气氛中进行从 30 分钟到 60 分钟的第 2 热处理。结果是，把有机成分去除后，形成锡氧化物及锡氧化物的混合膜（ITO 膜）。借助于上述热处理，膜厚为约 500 Å ~ 约 2000 Å 的 ITO 膜成为：薄膜电阻为  $10^2 \Omega/\square \sim 10^4 \Omega/\square$ 、光透过率为 90 % 以上，能够成为具有作为像素电极 441 的充分性能的 ITO 膜。第 1 热处理后 ITO 膜的薄膜电阻的量级为  $10^5 \sim 10^6 \Omega/\square$ ，但是，第 2 热处理的作用使薄膜电阻的量级降低到  $10^2 \sim 10^4 \Omega/\square$ 。

在这样地形成了 ITO 膜 408 以后，如图 19 所示，进行构图，一形成像素电极 441，就在各像素区 402 上形成了 TFT404。因而，如果利用通过扫描线 Gm 供给的控制信号驱动 TFT404，就能够把图象信号从数据线 Sn 通过 TFT404 写入到像素电极 441 与对置基板（未图示）之间封入的液晶单元内，进行给定的显示。

这样，在第 2 实施例中，当形成用于形成像素电极 441 的 ITO 膜，利用适合于大型基板处理的旋转涂敷等涂敷成膜法把液态涂敷材料涂敷到绝缘基板 410 上，因此，与需要具有溅射法等真空系统的庞大成膜装置的成膜法不同，能够使用廉价的成膜装置成膜。

而且，如图 25（B）所示，根据涂敷成膜法，当把用于构成像素电极 441 的液态或糊状涂敷材料涂敷到层间绝缘膜 421 的表面上时，涂敷材料把接触孔 421B 平滑地填住，使像素电极 441 的表面形状难于受到下层那一边的凹凸等影响。因此，能够形成表面上没有台阶状变形的平坦的像素电极 441（导电膜），因此，能够稳定地进行研磨，同时，能够防止反倾斜区的产生。因此，根据第 2 实施例，可提高显示清晰度。

与此相反，如图 25（A）所示，当利用溅射 ITO 膜 450 形成像素电极时，在形成溅射 ITO 膜 450 的面上的台阶状变形产生以后形成了该溅射 ITO 膜 450。在溅射 ITO 膜 450 的表面上形成的台阶状变形成为不稳定的研磨及反倾斜区的原因，降低了显示质量。而且，在形成溅射 ITO 膜 450 时，难于把接触孔 421B 全面填入，因此，在其上形成了开口部，开口部的存在也成为不稳定研磨及反倾斜区的原因。因而，如图 25（B）所示，利用涂敷 ITO 膜形成像素电极 441 是有用的。

### 第 3 实施例

图 22 为示出把在液晶显示装置用的有源矩阵基板上按区划形成的象素区的一部分放大的平面图；图 23 为在相当于其 II - II' 线位置上的剖面图。

5 在图 22 及图 23 中，在与第 3 实施例有关的液晶显示装置用的有源矩阵基板 401 上的薄膜器件的结构、与第 2 实施例中有源矩阵基板 400 上的薄膜器件结构的不同点如下所述。

首先，在第 3 实施例中，使层间绝缘膜为两层结构：在栅极 415 的表面的那一边上、位于下层那一边的下层侧层间绝缘膜 421；在该下层  
10 侧层间绝缘膜 421 的表面上形成的上层侧层间绝缘膜 422。在这里，在下层侧层间绝缘膜 421 的表面上形成源极 431，使其通过下层侧层间绝缘膜 421 的接触孔 421A 电气地连接到源区 414 上。

与此相反，在上层侧层间绝缘膜 422 的表面上形成象素电极 441，使其通过上层侧层间绝缘膜 422 及下层侧层间绝缘膜 421 的接触孔 422A  
15 电气地连接到漏区 416 上。这样，在与源极 431 不同的层上构成象素电极 441，因此，这些电极之间不短路。

因此，在第 3 实施例中，正如由图 22 可知那样地，在任一象素区 402 中都形成象素电极 441，以使与数据线  $S_n$ 、 $S_{n+1}$  平行的两边的外边部 441A、441B 在相邻象素间位于数据线  $S_n$ 、 $S_{n+1}$  的上方。还有，  
20 形成象素电极 441，以使与扫描线  $G_m$ 、 $G_{m+1}$  平行的两边的外边部 441C、441D 在相邻象素间位于扫描线  $G_m$ 、 $G_{m+1}$  的上方。即，象素电极 441 的一部分盖在数据线  $S_n$ 、 $S_{n+1}$  及扫描线  $G_m$ 、 $G_{m+1}$  的上方。因而，在象素电极 441 的四边的外边部 441A ~ 441D、与数据线  $S_n$ 、 $S_{n+1}$  及扫描线  $G_m$ 、 $G_{m+1}$  之间，从平面上看不到缝隙。因此，  
25 数据线  $S_n$ 、 $S_{n+1}$  及扫描线  $G_m$ 、 $G_{m+1}$  其本身就具有作为黑矩阵的功能。结果是，即使不增加用于形成黑矩阵层的工序数，也能够进行高清晰度的显示。

这样的有源矩阵基板 401 的制造方法，与第 2 实施例中说明了的图 20 (A) ~ 图 20 (D) 是共同的。因此，在下面的说明中，参照图 24  
30 (A) ~ (D)，说明有关进行了图 20 (D) 所示工序以后的工序。

首先，如图 24 (A) 所示，在形成了源区 414、漏区 416、沟道区 417、栅绝缘膜 413、及栅极 415 之后，利用 CVD 法或 PVD 法在栅

极 415 的表面那一边上形成由氧化硅膜构成的下层侧层间绝缘膜 412。

其次，如图 24 ( B ) 所示，在下层侧层间绝缘膜 421 中，在相当于源区 414 的位置上形成接触孔 421A。其次，在溅射形成了用于形成源极 431 及数据线的铝膜之后，对其进行构图，形成源极 431 及数据线  
5 Sn, Sn+1, ...

其次，如图 24 ( C ) 所示，利用 CVD 法或 PVD 法在下层侧层间绝缘膜 421 的表面上形成由氧化硅膜构成的上层侧层间绝缘膜 422。其次，在下层侧层间绝缘膜 421 及上层侧层间绝缘膜 422 中，在相当于漏区 416 的位置上形成接触孔 422A。

10 其次，如图 24 ( D ) 所示，在层间绝缘膜 422 的整个表面上，使 ITO409 涂敷成膜。

当涂敷成膜时，与第 1、第 2 实施例同样地，也能够使用各种液态或糊状的涂敷材料。在这些涂敷材料中，如果是液态的材料，则能够使用浸渍法或旋转涂敷法等；如果是糊状的材料，则能够使用丝网印刷法等。还有，在第 3 实施例中，对涂敷了的 ITO 膜 409 也进行上述第 1、  
15 第 2 热处理，降低薄膜电阻。

然后，对 ITO 膜 409 进行构图，如图 23 所示，形成象素电极 441。这时，如参照图 22 说明了地那样，在任一象素区 2 中，对象素电极 441 的四边的外边部 441A ~ 441D 进行构图，使它在相邻象素间也盖在数  
20 据线 Sn、Sn+1 及扫描线 Gm、Gm+1 上。通常，数据线及扫描线由金属膜形成，因此，这些数据线及扫描线成为遮光膜，能够作为黑矩阵使用。因此，即使不增加工序数，也能够进行高清晰度的显示。

而且，最大限度地扩展象素区 441 的形成范围，一直到盖在数据线及扫描线上，因此，象素区 402 的数值孔径大。这样，也提高了显示的  
25 清晰度。

还有，在第 3 实施例中，当形成用于形成象素电极 441 的 ITO 膜时，利用适合于大型基板处理的旋转涂敷法（涂敷成膜法）把液态涂敷材料涂敷到绝缘基板 410 上，因此，如图 10 ( B ) 所示，在下层那一边为凹部处，所形成象素电极 441 的那一部分较厚；在下层那一边为凸部处，  
30 所形成象素电极 441 的那一部分较薄。因而，起因于数据线的凹凸不反映到象素电极 441 的表面上。因此，能够形成表面上没有台阶状变形的平坦的象素电极 441，因此，能够稳定地进行研磨，同时，能够防止反

倾斜区的产生等。这样的优点，在扫描线上层那一边也是同样的。因此，根据本发明，提高了显示清晰度。

进而，当形成用于形成像素电极 441 的 ITO 膜时，利用旋转涂敷法把液态涂敷材料涂敷到绝缘基板 410 上，因此，与需要具有溅射法等所谓真空系统的庞大成膜装置的成膜法不同，能够使用廉价的成膜装置成膜。

而且，涂敷成膜法在复盖台阶状变形方面优异，因此，即使在下层那一边上存在着下层侧层间绝缘膜 421 及上层侧层间绝缘膜 422 的接触孔 421A 及 422A，其较大的凹凸也不影响到像素电极 441（ITO 膜）的表面形状。即，形成了两层结构的层间绝缘膜；下层侧层间绝缘膜 421 及上层侧层间绝缘膜 422。因此，即使起因于接触孔 421A、422A 的凹凸较大，也能够形成表面上没有台阶状变形的平坦的像素电极 441。因而，能够采用把像素电极 441 直接连接到漏区 416 上的结构，显然，也可以在下层侧层间绝缘膜 421 与上层侧层间绝缘膜 422 的层间上，不形成电气地连接到漏区 416 上的中继电极（通路），能够简化制造工序。

再者，在第 3 实施例中也是这样，当形成像素电极 441 时，从液态涂敷材料形成 ITO 膜，因此，使用了旋转涂敷法，但是，如果使用糊状涂敷材料，则使用印刷法就能够形成 ITO 膜。进而，如果使用糊状涂敷材料，就也可以使用丝网印刷，因此，把糊状涂敷材料只印刷到应该形成像素电极 441 的区上，此后，也可以把进行了干燥、热处理的膜原原本本地作为像素电极 441 使用。在此情况下，因为不需要对依据蚀刻的 ITO 膜进行构图，所以，具有所谓能够大幅度地减少制造成本的优点。

还有，第 2、第 3 实施例中任一实施例都是以层间绝缘膜接触孔的存在容易影响到像素电极 441 表面形状的面型 TFT 为例加以说明的，但是，即使在反交错型等 TFT 中，在如果把本发明应用于在下层那一边上存在着凹凸的区上形成像素电极的情况下，也能够去除这种凹凸对像素电极表面形状的影响。

#### 第四实施例

作为第 4 实施例的结构，把图 22 的 II - II' 剖面与第 3 实施例图 22 不同的结构示于图 26 中。

在第 4 实施例中，使层间绝缘膜 420 为两层结构：位于下层那一边的下层侧层间绝缘膜 421；层叠于该下层侧层间绝缘膜 421 表面上的上

层侧层间绝缘膜 422。

作为图 26 中所示结构，与图 23 的不同点是，使像素电极 441 为两层结构：在上层侧层间绝缘膜 422 表面上溅射形成的溅射 ITO 膜 446（导电性溅射膜）；在该溅射 ITO 膜表面上涂敷成膜的涂敷 ITO 膜 447（导电性透明涂敷膜）。

因而，涂敷 ITO 膜 447 通过位于其下层那一边的溅射 ITO 膜 446 电气地连接到漏区 416 上。如下述那样，一并构图形成溅射 ITO 膜 446 及涂敷 ITO 膜 447，因此，它们的形成区是相同的。

除了这一点以外，结构与图 23 相同，因此，标以与图 23 中所用符号相同的符号，省略其详细说明。

在第 4 实施例的结构中，其平面布局也与第 3 实施例中说明了的图 22 相同，因此，数据线  $S_n$ 、 $S_{n+1}$  …… 及扫描线  $G_m, G_{m+1}$  …… 其本身就具有作为黑矩阵的功能。因而，即使不增加工序数，也能够进行高清晰度的显示。

在第 3 实施例中，与溅射 ITO 膜相比，接触到漏区 416 上的涂敷 ITO 膜 447 的接触电阻有增大的趋势。在第 4 实施例中，涂敷 ITO 膜 447 通过溅射 ITO 膜 446 始终电气地连接到漏区 416 上，因此，具有能够消除所谓接触电阻大的问题的优点。

参照图 27 (A) ~ (E) 及图 28 (A) ~ (E)，说明这样的有源矩阵基板 401 的制造方法。在这里，图 27 (A) ~ (E) 与表示图 3 实施例工序的图 20 (A) ~ (D) 及图 24 (A) 相同，因此，省略其说明。还有，图 28 (B)、(C) 与表示第 3 实施例工序的图 24 (B)、(C) 相同。

图 28 (A) 示出作为图 28 (B) 前工序的保护图形形成工序。为了形成图 28 (B) 所示的源极 431 及源线，在图 28 中，借助于溅射法形成铝膜 460。此后，在铝膜 460 上形成构图的了的保护掩模 461。如图 28 (B) 所示，通过利用保护膜 461 对铝膜 460 进行蚀刻，形成源极 431 及数据线。

其次，如图 28 (C) 所示，利用 CVD 法或 PVD 法在下层侧层间绝缘膜 421 表面上形成由氧化硅膜构成的上层侧层间绝缘膜 422。在离子注入及形成层间绝缘膜以后，在约 350℃ 以下的适当的热环境下进行从几十分钟到几小时的热处理，进行注入离子的活化及层间绝缘膜 420

(下层侧层间绝缘膜 421 及上层侧层间绝缘膜 422) 的烧固。其次, 在下层侧层间绝缘膜 421 及上层侧层间绝缘膜 422 中, 在相当于漏区 416 的位置上, 形成接触孔 422A。

其次, 如图 28 (D) 所示, 利用溅射法在由下层侧层间绝缘膜 421 及上层侧层间绝缘膜 422 构成的层间绝缘膜 420 的整个表面上, 形成溅射 ITO 膜 446 (导电性溅射膜)。

接着, 如图 28 (E) 所示, 在溅射 ITO 膜 446 的表面上, 形成涂敷 ITO 膜 447 (导电性透明涂敷膜)。

当形成涂敷 ITO 膜 447 时, 能够采用与第 1 ~ 第 3 实施例相同的处理条件。在第 4 实施例中, 在对在表面那一边上涂敷了的液态或糊状涂层, 把溶剂干燥、去除以后, 在热处理装置内进行热处理。这时, 作为热处理的条件是, 例如, 在温度为  $250^{\circ}\text{C} \sim 450^{\circ}\text{C}$  最好是  $250^{\circ}\text{C} \sim 400^{\circ}\text{C}$  的空气中、或含有氧的气氛中、或非还原性气氛中进行从 30 分钟到 60 分钟的第 1 热处理 (烧固) 以后, 在温度为  $200^{\circ}\text{C}$  以上、最好是  $200^{\circ}\text{C} \sim 350^{\circ}\text{C}$  含有氢的还原性气氛中进行从 30 分钟到 60 分钟的第 2 热处理。在任一种情况下都是把第 2 热处理中的处理温度设定得低于第 1 热处理中的处理温度, 以使在第 1 热处理中稳定化了的保护膜不热劣化。当进行这样的热处理时, 把有机成分去除, 同时, 使涂层成为锡氧化物及锡氧化物的混合膜 (涂敷 ITO 膜 447)。结果是, 膜厚为约  $500 \text{ \AA} \sim$  约  $2000 \text{ \AA}$  的涂敷 ITO 膜 447 成为: 薄膜电阻为  $10^2 \Omega/\square \sim 10^4 \Omega/\square$ 、光透过率为 90 % 以上, 能够与溅射 ITO 膜 446 一起, 构成具有充分性能的像素电极 441。

然后, 一直到基板温度成为  $200^{\circ}\text{C}$  以下, 使绝缘基板 410 保持在进行了第 2 热处理的还原性气氛中、或氮气等的非氧化性气氛中、或其它非氧化性气氛中, 在基板温度成为  $200^{\circ}\text{C}$  以下以后, 把绝缘基板 410 从热处理装置取出、放到大气中。这样, 如果绝缘基板 410 的温度降低到约  $200^{\circ}\text{C}$  以下之后才暴露到大气中, 就能够防止由于在含有氢的气氛内第 2 热处理中的还原而使已低电阻化了的保护膜再次氧化, 因此, 能够获得薄膜电阻小的涂敷 ITO 膜 447。为了防止涂敷 ITO 膜 447 的再氧化, 更加希望把绝缘基板 410 从热处理装置中取出、放到大气中时的温度为  $100^{\circ}\text{C}$  以下。这是因为, 涂敷 ITO 膜 447 中的氧越缺乏, 其比电阻就越低, 因此, 当由于大气中的氧引起涂敷 ITO 膜 447 再氧化时, 使其



比电阻增大。

在这样地形成了溅射 ITO 膜 446 及涂敷 ITO 膜 447 以后，如图 28 (E) 所示，形成保护掩模 462，把它们一并，利用王水系列及溴化氢等蚀刻液，或者借助于使用了甲烷等的干蚀刻构图，如图 26 所示，形成象素电极 441。借此，在各象素区 402 上分别形成了 TFT。因而，如果利用通过扫描线 Gm 供给的控制信号驱动 TFT，就能够把图象信号从数据线 Sn 通过 TFT 写入到象素电极 441 与对置电极（未图示）之间封入的液晶内，进行给定的显示。

还有，在本实施例中，当形成象素电极 441 时，使用涂敷 ITO 膜 447。涂敷成膜法在覆盖台阶状变形方面优异，因此，如图 39 (B) 所示，用于构成涂敷 ITO 膜 447 的液态或糊状涂敷材料把起因于接触孔 442A 而产生的溅射 ITO 膜 446 表面的凹凸等平滑地填住。还有，当把涂敷材料涂敷到绝缘基板 410 上时，在成为凹部处，所形成涂敷 ITO 膜 447 的那一部分较厚；在成为凸部处，所形成涂敷 ITO 膜 447 的那一部分较薄。因而，起因于数据线 431 的凹凸也不反映到象素电极 441 的表面上。在扫描线 415 的上层那一边也是同样的。因此，能够形成表面上没有台阶状变形的平坦的象素电极 441，因此，能够稳定地进行研磨，同时，能够防止反倾斜区的产生。因此，根据本发明，提高了显示清晰度。

另一方面，如图 39 (A) 所示，当只利用溅射 ITO 膜 446 形成象素电极时，在形成溅射 ITO 膜 446 的面上的台阶状变形产生以后，形成了该溅射 ITO 膜 446。在溅射 ITO 膜 446 的表面上形成的台阶状变形成为不稳定的研磨及反倾斜区的原因，降低了显示质量。而且，在形成溅射 ITO 膜 446 时，难于把接触孔 442A 全面填入，因此，在其上形成了开口部。开口部的存在也成为不稳定研磨及反倾斜区的原因。因而，形成涂敷 ITO 膜 447 是有用的。

还有，如第 4 实施例那样，在以在不同的层间上形成象素电极 441 及源极 431 为目的而使层间绝缘膜 420 为两层结构的情况下，接触孔的纵模尺寸比变大，但是，当使用涂敷 ITO 膜 447 时，所谓能够形成平坦象素电极 441 的效果是显著的。

还有，与涂敷 ITO 膜 447 相比，溅射 ITO 膜 446 存在着所谓与保护掩模的粘合性差的趋势，但是，在本实施例中，在涂敷 ITO 膜 447

的表面上形成保护掩模 462，因此，不产生所谓构图精度变低的问题。因此，能够构成具有高清晰度图形的像素电极 441。

### 第 5 实施例

图 29 为示出了把在应用了本发明的液晶显示用的有源矩阵基板上按区划形成的像素区的一部分放大的平面图；图 30 为在相当于其 III - III' 线位置上的剖面图。再者，在第 5 实施例中，对与第 4 实施例共同的部分标以同一符号，省略其说明。

在图 29 中，也利用绝缘基板 410 上的数据线 431 及扫描线 415，把与第 5 实施例有关的液晶显示用的有源矩阵基板 401 按区划形成多个像素区 402，对各个像素区 402 分别形成 TFT。

在第 5 实施例的结构中，除了溅射 ITO 膜以外，其平面布局也与第 3、第 4 实施例中说明了的图 22 相同，因此，数据线  $S_n$ 、 $S_{n+1}$  … 及扫描线  $G_m$ 、 $G_{m+1}$  … 其本身就具有作为黑矩阵的功能。因而，即使不增加工序数，也能够进行高清晰度的显示。

第 5 实施例与第 4 实施例不同之点是，如下述那样，溅射 ITO 膜 456 及涂敷 ITO 膜 457 分别为构图形成的，它们的形成区不同，涂敷 ITO 膜 457 的形成区比溅射 ITO 膜 456 的形成区宽阔。

在这里，如第 4 实施例那样，在在同一区上形成涂敷 ITO 膜及溅射 ITO 膜的情况下，能够对两个 ITO 膜一并进行构图。即，只在与保护掩模粘合性良好的涂敷 ITO 膜的表面上，形成保护掩模；而在与保护掩模粘合性差的溅射 ITO 膜的表面上，不需要形成保护掩模。因此，能够达到高清晰度图形。

与此相反，在第 5 实施例的情况下，在溅射 ITO 膜的表面上也需要形成保护掩模。但是，在在比溅射 ITO 膜的形成区宽阔的区上形成涂敷 ITO 膜的情况下，即使例如溅射 ITO 膜与保护掩模的粘合度差，构图精度低，也是与保护掩模粘合性良好的涂敷 ITO 膜的构图精度确定最终的图形，因此，能够达到高清晰度图形。

这样的构成有源矩阵基板 401 的制造方法与第 4 实施例中说明了的图 27 (A) ~ 图 27 (E) 中所示的工序是共同的，进而，图 31 (A) ~ (C) 的工序也是共同的。因此，在下面的说明中，参照图 31 (D) ~ (F)，只对图 31 (D) 所示工序以后的工序加以说明。

在图 31 (C) 中，在下层侧层间绝缘膜 421 的表面上形成由氧化

硅膜构成的上层侧层间绝缘膜 422，并且，形成接触孔 422A。

其次，如图 31 ( D ) 所示，利用溅射法，在由下层侧层间绝缘膜 421 及上层侧层间绝缘膜 422 构成的层间绝缘膜 420 的整个表面上形成 ITO 膜 456 ( 导电性溅射膜 )。至此为止的工序与第 4 实施例还是相同的。

但是，在第 5 实施例中，首先，利用王水系列及溴化氢等蚀刻液，或者借助于使用了甲烷等的干蚀刻，只对溅射 ITO 膜 456 进行构图。即，如图 31 ( D ) 所示，在形成了溅射 ITO 膜 456 之后，形成保护掩模 464，对它进行构图。使用掩模 464 对溅射 ITO 膜 456 进行蚀刻，如图 31 ( E ) 所示，在比像素电极 441 的形成预定区狭窄的区上保留溅射 ITO 膜 456。其次，在溅射 ITO 膜 456 的表面上，形成涂敷 ITO 膜 457 ( 导电性透明涂敷膜 )。当形成涂敷 ITO 膜 457 时，也能够采用上述各实施例中说明了的涂敷材料。

在这样地形成了涂敷 ITO 膜 457 以后，如图 31 ( F ) 所示，形成保护掩模 462，对它利用王水系列及溴化氢等蚀刻液、或者借助于使用了甲烷等的干蚀剂进行构图，如图 30 所示，形成像素电极 441。

在第 5 实施例的结构中，也能够提供与第 4 实施例的结构同样的效果。特别是，与溅射 ITO 膜相比，接触到漏区 416 上的涂敷 ITO 膜 457 的接触电阻有增大的趋势，但是，在第 5 实施例中，涂敷 ITO 膜 447 通过溅射 ITO 膜 456 始终电气地连接到漏区 416 上，因此，具有能够消除所谓接触电阻大的问题的优点。还有，溅射 ITO 膜 456 较薄即可，因此，即使例如与保护掩模 464 的粘合性差，在短时间的蚀刻中也能对付，因此，在构图方面并无妨碍。还有，对构图精度高的涂敷 ITO 膜 457 的图样精度，确定像素电极 40 的最终图样精度，因此，能够达到高清晰度图形。

### 第 6 实施例

图 32 为示出把在应用了本发明的液晶显示用的有源矩阵基板上按区划形成的像素区的一部分扩大的平面图；图 33 为在相当于具 IV - IV' 线位置上的剖面图。

第 6 实施例的特征结构为，像素电极 441 由在上层侧层间绝缘膜 422 的表面上涂敷成膜的涂敷 ITO 膜 468 ( 导电性透明涂敷膜 ) 构成；把该涂敷 ITO 膜 468 通过上层侧层间绝缘膜 442 的接触孔 442A，对由借助

于溅射法在下层侧层间绝缘膜 421 的表面上形成的铝膜构成的中继电极 466 电气地连接起来。还有,把中继电极 466 通过下层侧层间绝缘膜 421 的接触孔 421B 电气地连接到漏区 416 上。因而,把象素电极 441 通过位于其下层那一边上的中继电极 466 电气地连接到漏区 416 上。

- 5        在这里,中继电极 466 为铝膜,无光透过性,因此,将其形成区限定为接触孔 421B 内部及周围,以便不降低数值孔径。

这样的构成有源矩阵基板 401 的制造方法,与第 4 实施例中说明了的图 27 (A) ~ 图 27 (E) 中所示的工序是共同的。因此,在下面的说明中,参照图 34 (A) ~ (D),只对图 27 (E) 所示工序以后  
10        进行的工序加以说明。

如图 34 (A) 所示,在下层侧层间绝缘膜 421 中,在相当于源区 414 及漏区 416 的位置上,形成接触孔 421A 及 421B 以后,溅射形成用于形成源极 431 及数据线的铝膜 460 (导电性溅射膜/金属膜)。其次,形成保护掩模 470,利用保护掩模 470 对铝膜 460 进行构图。结果是,  
15        如图 34 (B) 所示,同时形成源极 431、数据线、及中继电极 466。

其次,如图 34 (C) 所示,利用 CVD 法或 PVD 法在下层侧层间绝缘膜 421 的表面上形成由氧化硅膜构成的上层侧层间绝缘膜 422。其次,在上层侧层间绝缘膜 422 中,在相当于中继电极 466 的位置 (相当于漏区 416 的位置) 上,形成接触孔 422A。

20        其次,如图 34 (D) 所示,在由下层侧层间绝缘膜 421 及上层侧层间绝缘膜 422 构成的层间绝缘膜 420 的整个表面上,形成涂敷 ITO 膜 468 (导电性透明涂敷膜)。

与形成涂敷 ITO 膜 468 时,也能够采用上述各实施例中说明了的涂敷材料。

25        在这样地形成了 ITO 膜 468 以后,形成保护掩模 462,对它进行构图,如图 33 所示,形成象素电极 441。

这时,正如从图 33 可知的那样地,也能够构成由数据线  $S_n$ 、 $S_{n+1} \cdots$  及扫描线  $G_m$ 、 $G_{m+1} \cdots$  构成的黑矩阵。而且,象素区 402 的数值孔径变大,能够形成表面上没有台阶状变形的平坦的象素电极  
30        441,因此,能够稳定地进行研磨,同时,能够防止反倾斜区的产生等。

还有,与溅射 ITO 膜等相比,由涂敷 ITO 膜 468 构成的象素电极 441 与漏区 416 (硅膜) 的接触电阻有增大的趋势,但是,在第 6 实施

例中，涂敷 ITO 膜 468 通过由溅射形成的铝膜构成的中继电极 466 电气地连接到漏区 416 上，因此，也能够消除所谓接触电阻大的问题。

再者，在本实施例中，作为中继电极 466 使用了铝，但是，如果把铝及高熔点金属的两层膜用于中继电极 466，就能够把与涂敷 ITO 膜 468 的接触电阻抑制到更低。即，钨及钼等高熔点金属比铝更难氧化，因此，它们即使与大量包含氧的涂敷 ITO 膜 468 接触，也不被氧化。因此，能够使中继电极 466 与涂敷 ITO 膜 468 的接触电阻保持得低。

### 第 7 实施例

图 35 为示出把在应用了本发明的液晶显示用的有源矩阵基板上按区划形成的象素区的一部分放大的平面图；图 36 为在相当于其 V - V' 线位置上的剖面图。

第 7 实施例的特征在于，改良图 18 及图 19 所示第 2 实施例的结构，借助于中继电极 480，确保涂敷 ITO 膜 441 与漏区 416 的电气连接。

在图 35 中，也利用绝缘基板 410 上的数据线 431 及扫描线 415 把与第 7 实施例有关的有源矩阵基板 401 按区划形成多个象素区 402，对各个象素区 402 分别形成 TFT（象素开关用的非线性元件）。在这里，如果只以象素电极的平坦化及减小其接触电阻为目的，就能够如下构成。

即，如图 36 所示，在第 7 实施例中，层间绝缘膜 421 只由 1 层氧化硅膜构成。

在由在其下层那一边上，在层间绝缘膜 421 的表面上，在借助于溅射法形成的铝膜（导电性溅射膜/金属膜）构成的中继电极 480 的表面那一边上，形成由涂敷 ITO 膜构成的象素电极 441。因而，把象素电极 441 通过中继电极 480 电气地连接到漏区 416 上。在这里，中继电极 480 为铝膜，无光透过性，因此，也将其形成区限定为只在接触孔 421B 的内部及其周围。

在第 7 实施例中，配置象素电极 441 使之与源极 431 在同一层间内构成，以便这些电极之间不短路（参照图 35、图 36）。

这样构成的有源矩阵基板 401 的制造方法与第 4 实施例中说明了图 27（A）～图 27（E）中所示的工序大致是共同的。因此，在下面的说明中，参照图 37（A）～37（C），只对图 27（E）所示工序以后进行的工序加以说明。

如图 37 ( A ) 所示, 在层间绝缘膜 421 中, 在相当于源区 414 及漏区 416 的位置上, 形成接触孔 421A 及 421B。其次, 在溅射形成用于形成源极 431 及数据线的铝膜 460 以后, 形成保护掩模 470。其次, 利用保护掩模 470 对铝膜 460 进行构图, 如图 37 ( B ) 所示, 形成源极 431、数据线、及中继电极 480。

其次, 如图 37 ( C ) 所示, 在层间绝缘膜 421 的整个表面那一边上形成涂敷 ITO 膜 482 ( 导电性透明涂敷膜 )。当形成涂敷 ITO 膜 482 时, 也能够采用上述各实施例的涂敷材料。

在这样地形成了涂敷 ITO 膜 482 以后, 形成保护掩模 484, 利用它对 ITO 膜 482 进行构图, 如图 36 所示, 形成像素电极 441。

在第 7 实施例中, 当形成像素电极 441 时, 也使用在覆盖台阶状变形方面优异的涂敷成膜法, 因此, 能够形成表面上没有台阶状变形的平坦的像素电极 441。因而, 能够稳定地进行研磨, 同时, 能够防止反倾斜区的产生等。还有, 通过插入中继电极, 能够消除由借助于涂敷成膜法形成的 ITO 膜构成的像素电极 441、与漏区 416 的接触电阻变大的问题。

再者, 本发明并不局限于上述实施例, 在本发明要点的范围内, 各个变形实施是可能的。

例如, 在第 6、第 7 实施例中, 根据所谓使工序数为最低限度的观点, 用由同一材料构成的金属膜 ( 铝膜 ) 把中继电极 466、480 与源电极 431 及数据线同时形成。代之以如图 38 ( A ) 所示, 在层间绝缘膜 420 由下层侧层间绝缘膜 421 及上层侧层间绝缘膜 422 构成的情况下, 也可以在上层侧层间绝缘膜 422 的表面上, 形成由借助于涂敷成膜形成的 ITO 膜构成的像素电极 441、及由导电性溅射膜形成的中继电极 486 这二者。在这样地构成了的情况下, 与第 6 实施例不同, 能够扩展像素电极 441 的形成区, 因此, 能够把数据线及扫描线作为黑矩阵使用。还有, 是使中继电极 486 ( 导电性溅射膜 ) 在与源极 431 不同的工序中形成的, 因此, 对其材料, 也可以使用与源极 431 相同的金属材料或者不同的材料。

还有, 第 6、第 7 实施例中任一实施例都是以层间绝缘膜接触孔的存在容易影响到像素电极表面形状的面型 TFT 为例加以说明的, 但是, 即使在反交错型等 TFT 中, 也可以应用本发明。特别是, 在不得不在

存在着凹凸的区上形成象素电极的情况下，如果形成使用了借助于本发明那样地涂敷成膜所形成导电性透明涂敷膜的象素电极，就能够去除这种凹凸对象素电极表面形状的影响。

例如，在图 38 ( B ) 所示的反交错型 TFT 中，如果把涂敷 ITO 膜用于象素电极 441，就能够谋求象素电极 441 表面的平坦化。在图 38 ( B ) 所示 TFT 中，把构成绝缘基板 410 表面那一边底层保护膜 411、栅极 415、栅极绝缘膜 413、沟道区 417 的本征非晶硅膜以及沟道保护用的绝缘膜 490 顺序地层叠起来，在沟道保护用的绝缘膜 490 的两侧上，构成高浓度 N 型非晶硅膜的源·漏区 414、416；在这些源·漏区 414、416 的表面上，构成由铬、铝、钛等溅射膜构成的源极 431 及中继电极 492。进而，在它们的表面那一边上，构成层间绝缘膜 494 及象素电极 441。在这里，象素电极 441 由涂敷 ITO 膜构成，因此，表面是平坦的。把象素电极 441 通过层间绝缘膜 441 的接触孔电气地连接到中继电极 496 上。即，把象素电极 441 通过由溅射膜构成的中继电极 496 电气地连接到漏区 416 上，因此，能够消除所谓由涂敷 ITO 膜构成的象素电极 441 与漏区 416 ( 硅膜 ) 接触电阻大的问题。进而，象素电极 441 与源极 431 在不同的层间内构成，因此，这些电极不短路。因此，能够在使之一直到盖到数据线及扫描线 ( 未图示 ) 上的位置上的宽阔区内形成象素电极 441，因此，能够把数据线及扫描线本身作为黑矩阵使用，同时，能够提高象素区的数值孔径。

进而，当形成象素电极时，从液态涂敷材料形成涂敷 ITO 膜，因此，使用了旋转涂敷法，但是，如果使用糊状涂敷材料，则使用印刷法就能够形成涂敷 ITO 膜。进而，如果使用糊状涂敷材料，就也能够使用丝网印刷，因此，把糊状涂敷材料只印到应该形成象素电极的区上，此后，也可以把进行了干燥、热处理的膜原原本本地作为象素电极使用。在这种情况下，由于不需要利用蚀刻对 ITO 膜进行构图，所以，具有可以大幅度降低生成成本的优点。

再者，第 2 实施例～第 7 实施例只说明了利用涂敷膜形成象素电极的例子，但是，正如第 1 实施例中说明了的那样，利用涂敷膜当然也能够形成象素电极以外的绝缘层、导电层、半导体层中的任一种。

#### 第 8 实施例

使用上述实施例液晶显示装置构成的电子装置包含图 40 所示的显

示信息输出源 1000、显示信息处理电路 1002、显示驱动电路 1004、液晶屏等显示屏 1006、时钟发生电路 1008 及电源电路 1010。显示信息输出源 1000 包含 ROM、RAM 等存储器,调整视频信号并输出的调整电路;基于来自时钟发生电路 1008 的时钟,输出视频信号等显示信息。显示信息处理电路 1002 基于来自时钟发生电路 1008 的时钟,对显示信息进行处理并输出。显示信息处理电路 1002 可以包含例如放大·倒相电路、相展开电路、旋转电路、子校正电路或箝位电路等。显示驱动电路 1004 包含扫描那一边的驱动电路及数据那一边的驱动电路,对液晶屏 1006 进行显示驱动。电源电路 1010 把功率供给上述各电路。

10 作为这样的构成的电子装置,可以列举图 41 所示的液晶投影机、图 42 所示的多媒体对应的个人计算机(PC)及工程工作站(EWS)、图 43 所示的 BP 机、携带电话、文字处理机、电视机、录像器型或监视器直视型的录像机、电子笔记本、台式电子计算机、车辆导航装置、POS 终端、具有触摸屏的装置等。

15 图 41 所示的液晶投影机为把透过型液晶屏作为光阀使用的投射型投影机,例如使用 3 个棱镜方式的光学系统。

在图 41 中,在投影机 1100 内,在光波导 1104 内部利用多个反射镜 1106 及 2 个二色镜 1108 把从白色光源的灯装置 1102 射出的投射光分成 R、G、B 三基色,将其导向显示各个基色图象的 3 个液晶屏 20 1110R、1110G 及 1110B。而且,把通过各个液晶屏 1110R、1110G 及 1110B 调制了的光从 3 个方向入射到二色棱镜 1112 上。利用二色棱镜 1112,使红光 R 及蓝光 B 弯曲 90°,使绿光 G 沿直线传播,把各基色图象合成,通过投射透镜 1114 把彩色图象投影到屏幕等上。

25 图 42 所示的个人计算机 1200 包括:具有键盘 1202 的立体部 1204、液晶显示画面 1206。

图 43 所示的 BP 机 1300 包括:在金属制框架 1302 内具有液晶显示基板 1304、背照灯 1306a 的光波导 1306,电路基板 1308,第 1、第 2 屏蔽板 1310、1312,两个弹性导体 1314、1316,以及携带薄膜的带子 1318。两个弹性导体 1314、1316 以及携带薄膜的带子 1318 把液晶 30 显示基板 1304 与电路基板 1308 连接起来。

在这里,液晶显示基板 1304 为在两块透明基板 1304a 与 1304b 之间封入了液晶的器件,借此构成至少是点阵型的液晶显示屏。可以在一



块透明基板上形成图 40 所示的驱动电路 1004，或者除了该驱动电路 1004 以外还有显示信息处理电路 1002。可以把未装于液晶显示基板 1304 上的电路作为液晶显示基板的外加电路，在图 43 的情况下装于电路基板 1308 上。

- 5 因为图 43 示出 BP 机的构成，所以，除了液晶显示基板 1304 以外，还需要电路基板 1308，但是，在把液晶显示装置作为电子装置用的一个部件使用的情况下，在把显示驱动电路装于透明基板上的情况下，液晶显示装置的最小单位为液晶显示基板 1304。或者，把液晶显示基板 1304 固定到作为筐体的金属框架 1302 上，能够将其作为电子装置用的一个部件（即，液晶显示装置）使用。进而，在背照灯式的情况下，把具有液晶显示基板 1304、背照灯 1306a 的光波导 1306 安装到金属制框架 1302 内，能够构成液晶显示装置。代之以如图 44 所示，把在形成了金属导电膜的聚酰亚胺带子 1322 上安装了 IC 芯片 1324 的 TCP（带子携带色）1320 连接到构成液晶显示基板 1304 的两块透明基板 1304a 及 15 1304b 中的一块上，能够将其作为电子装置用的一个部件（即，液晶显示装置）使用。

# 说明书附图

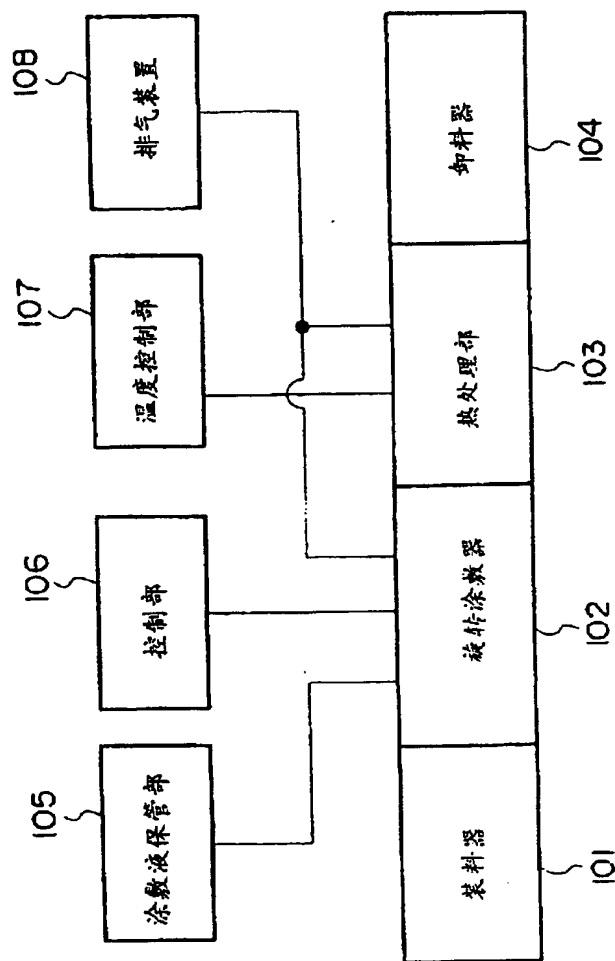


图 1

3303

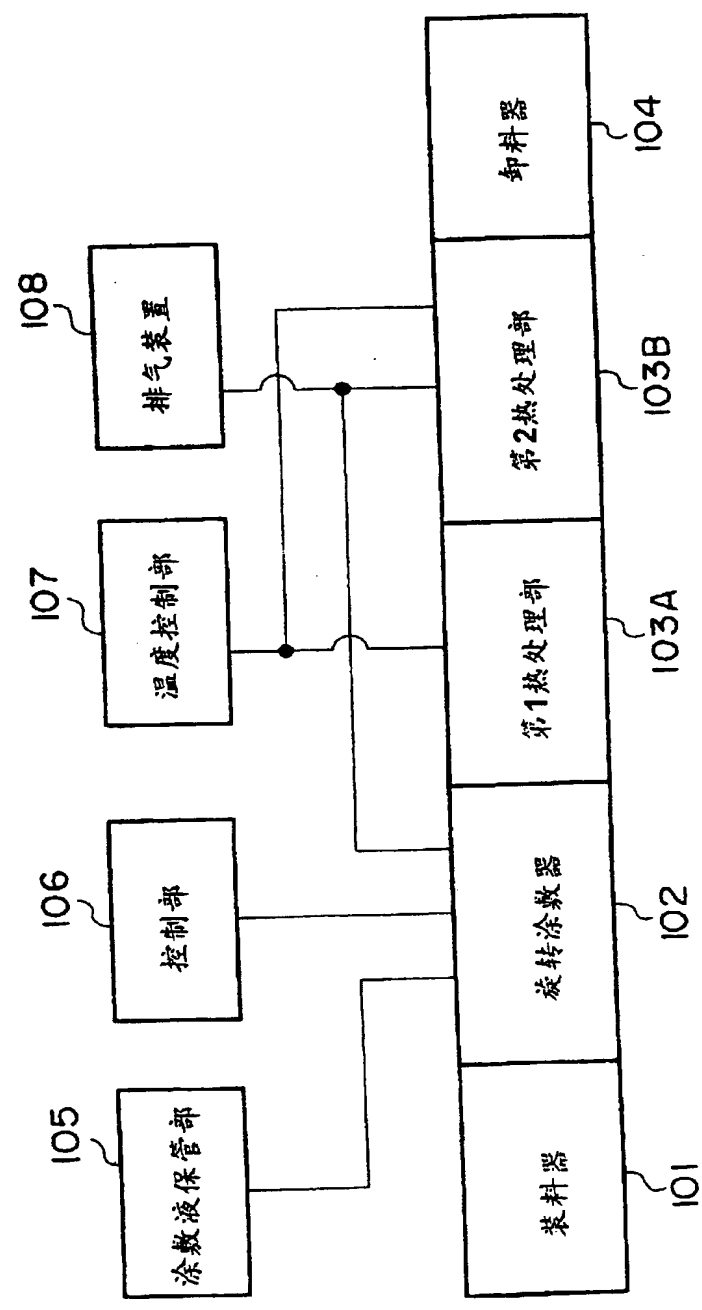


图 2

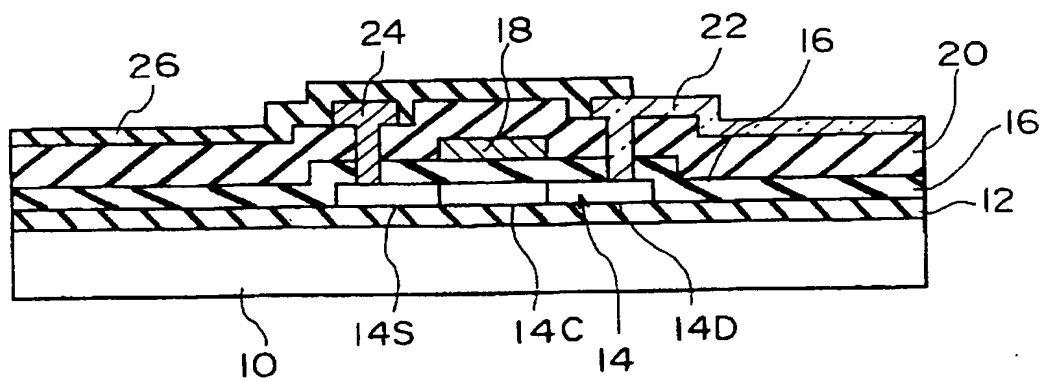


图 3

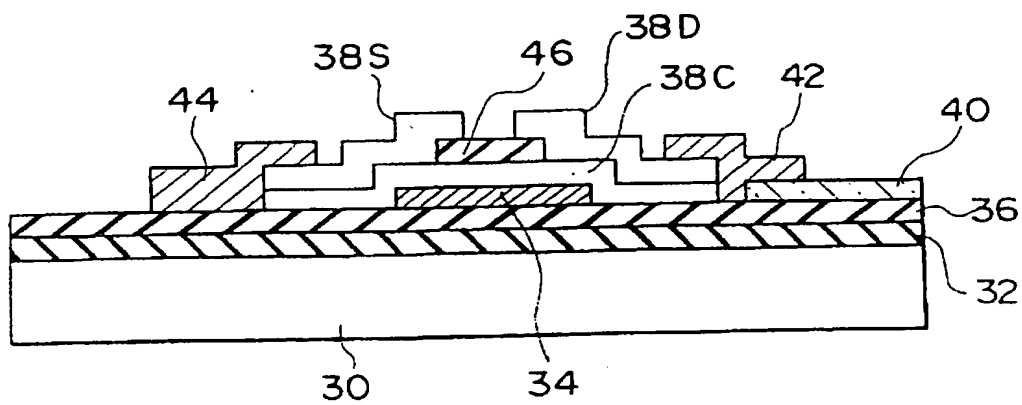
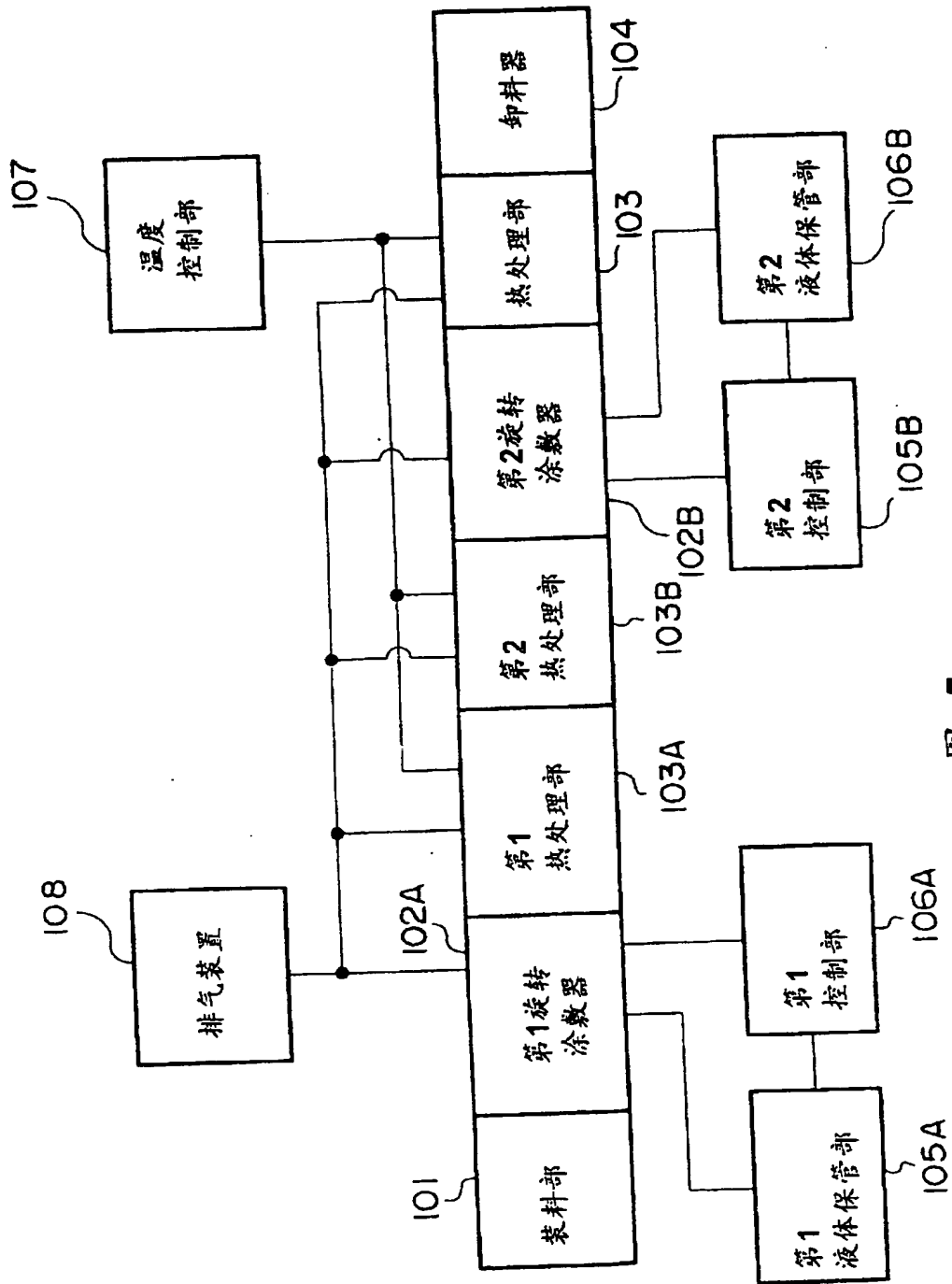
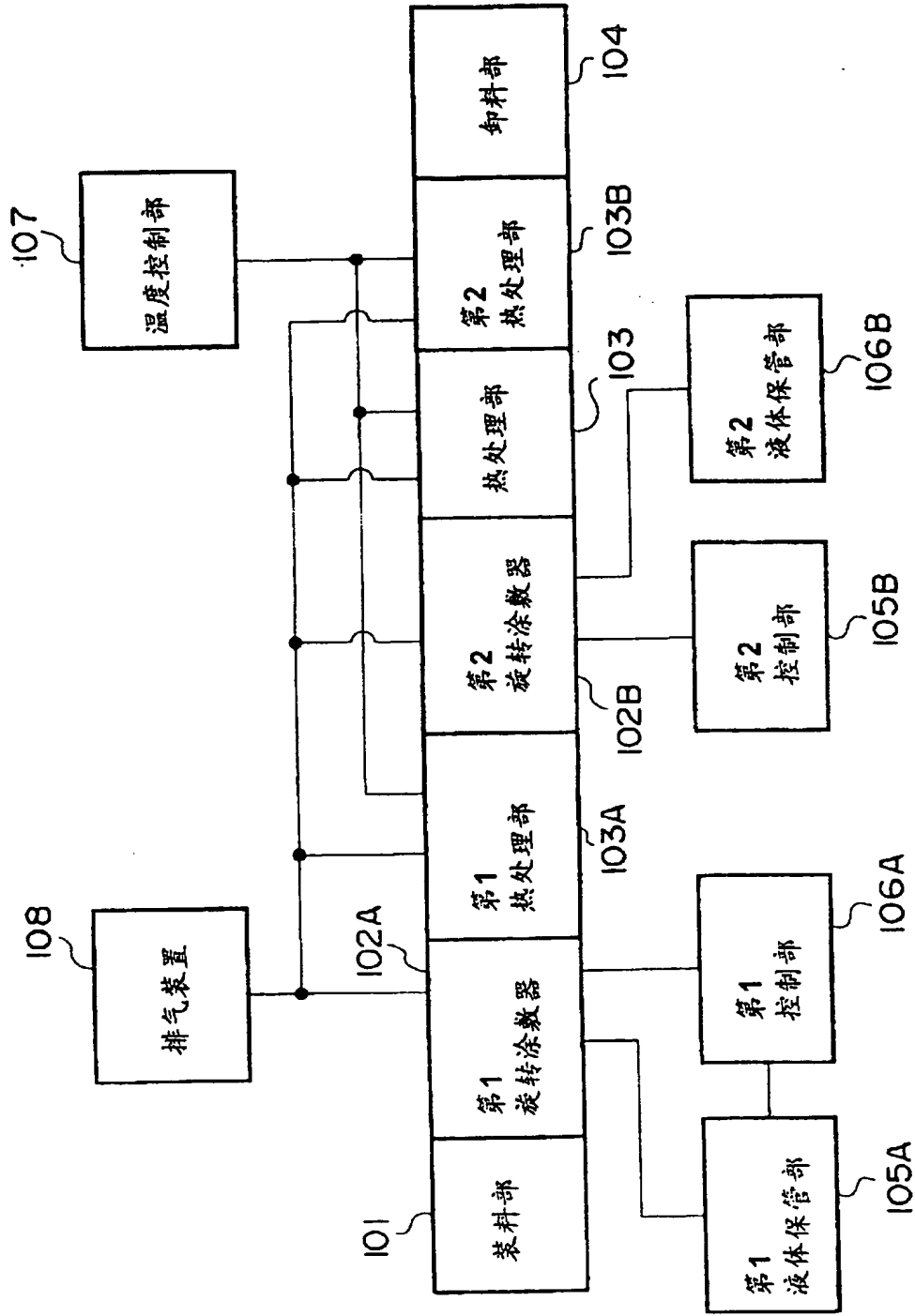


图 4



5



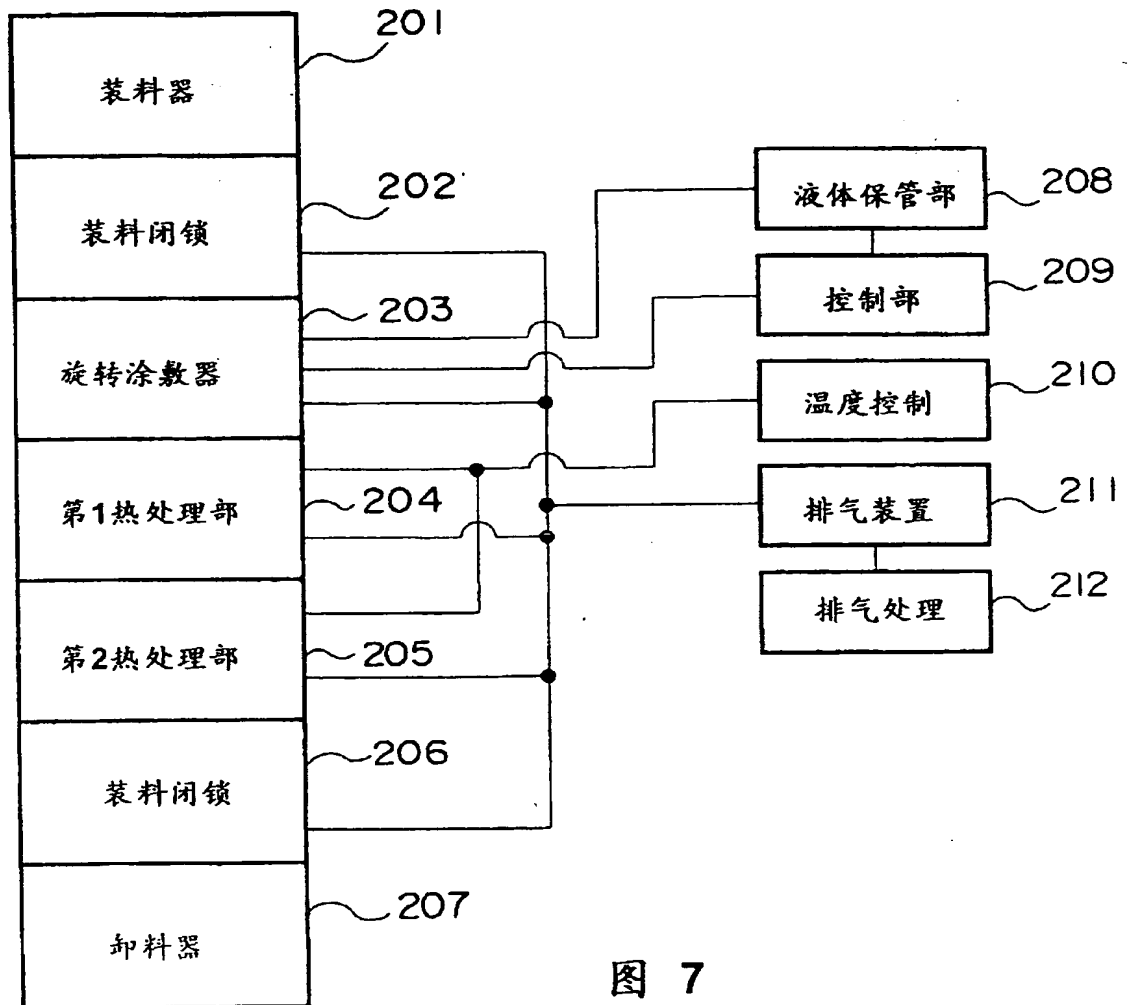


图 7

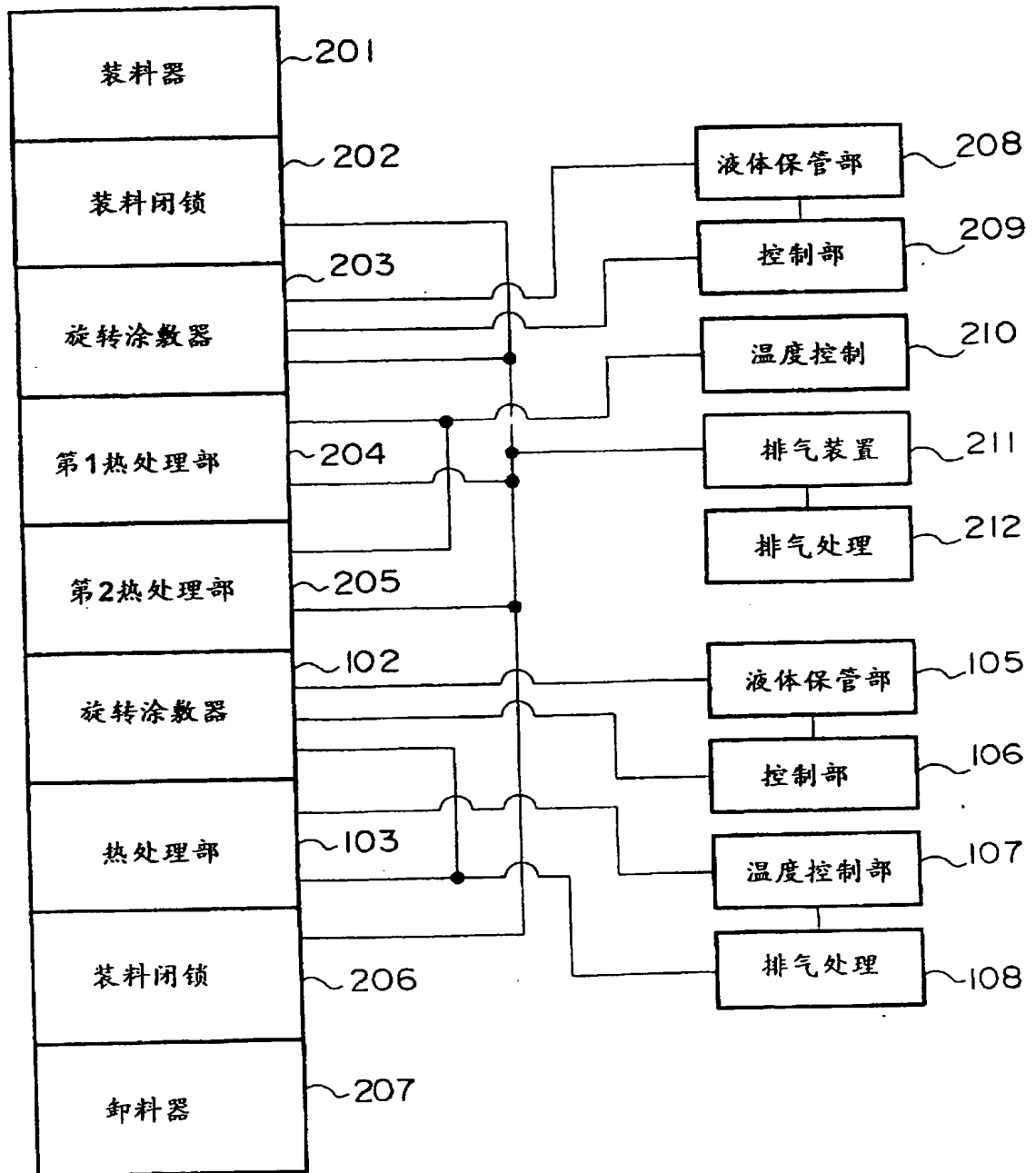


图 8



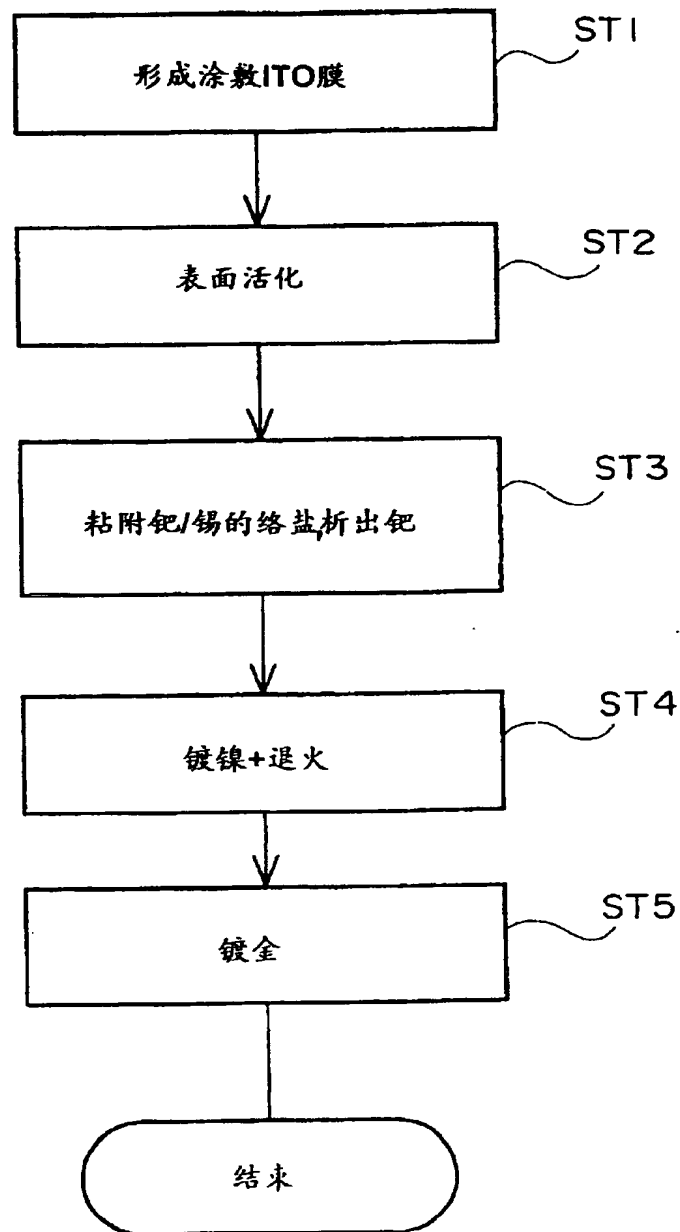


图 9

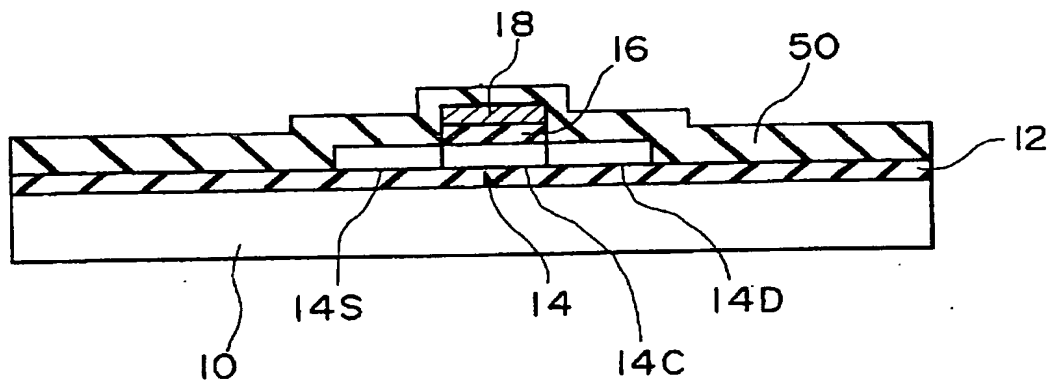


图 10

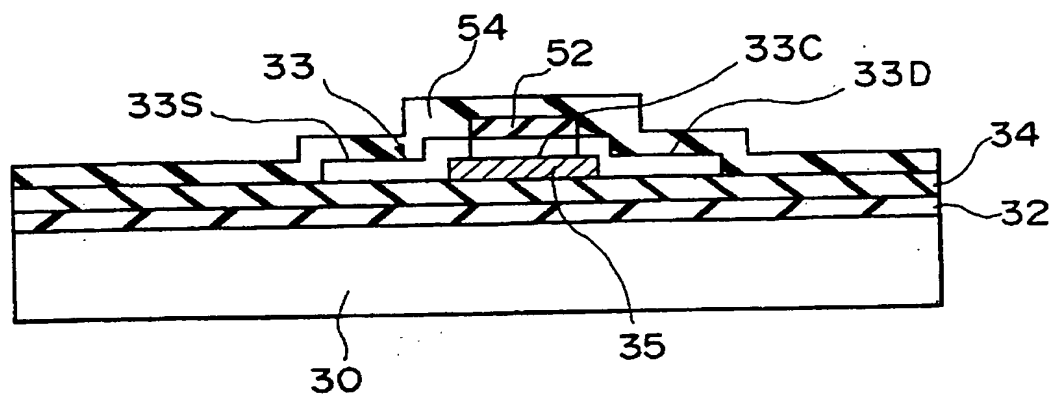


图 11

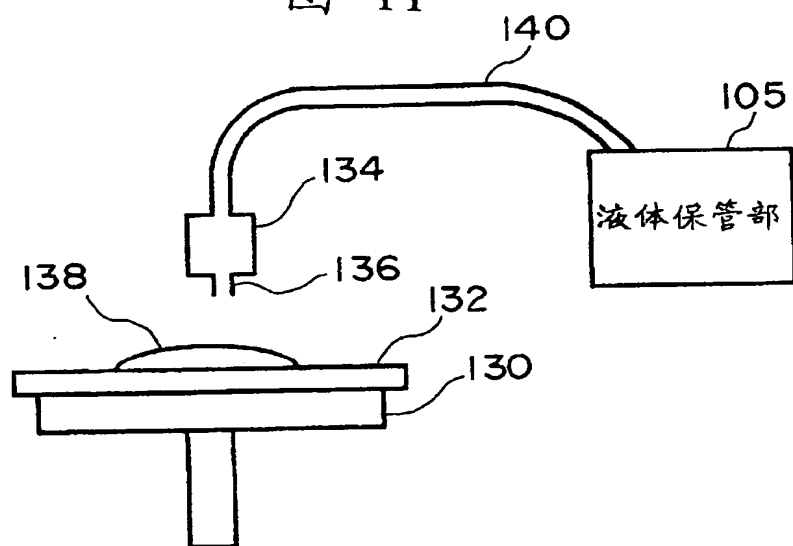


图 12

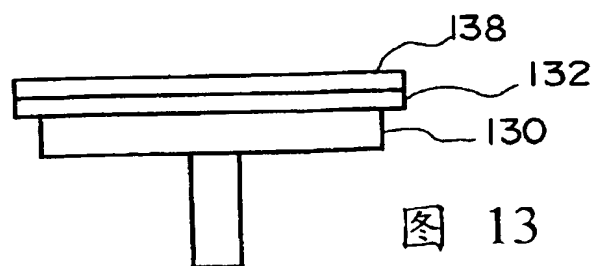
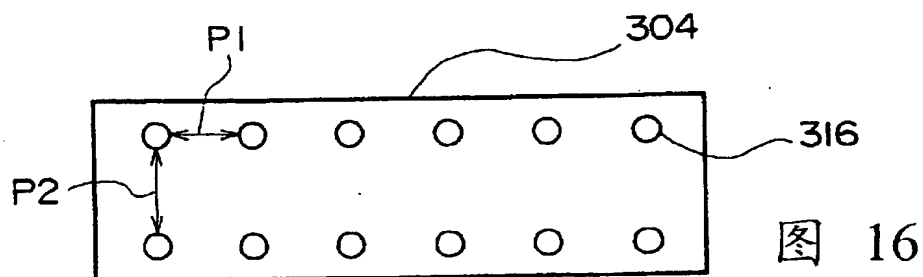
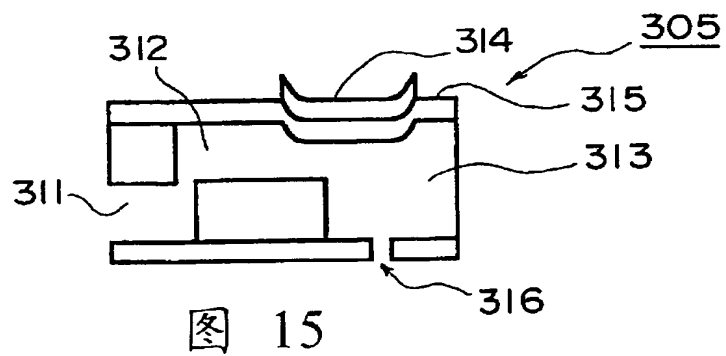
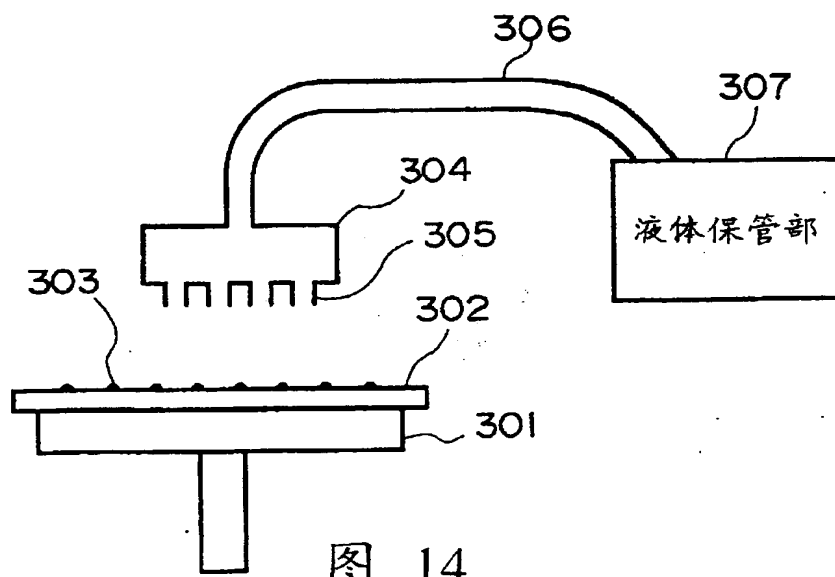


图 13



60

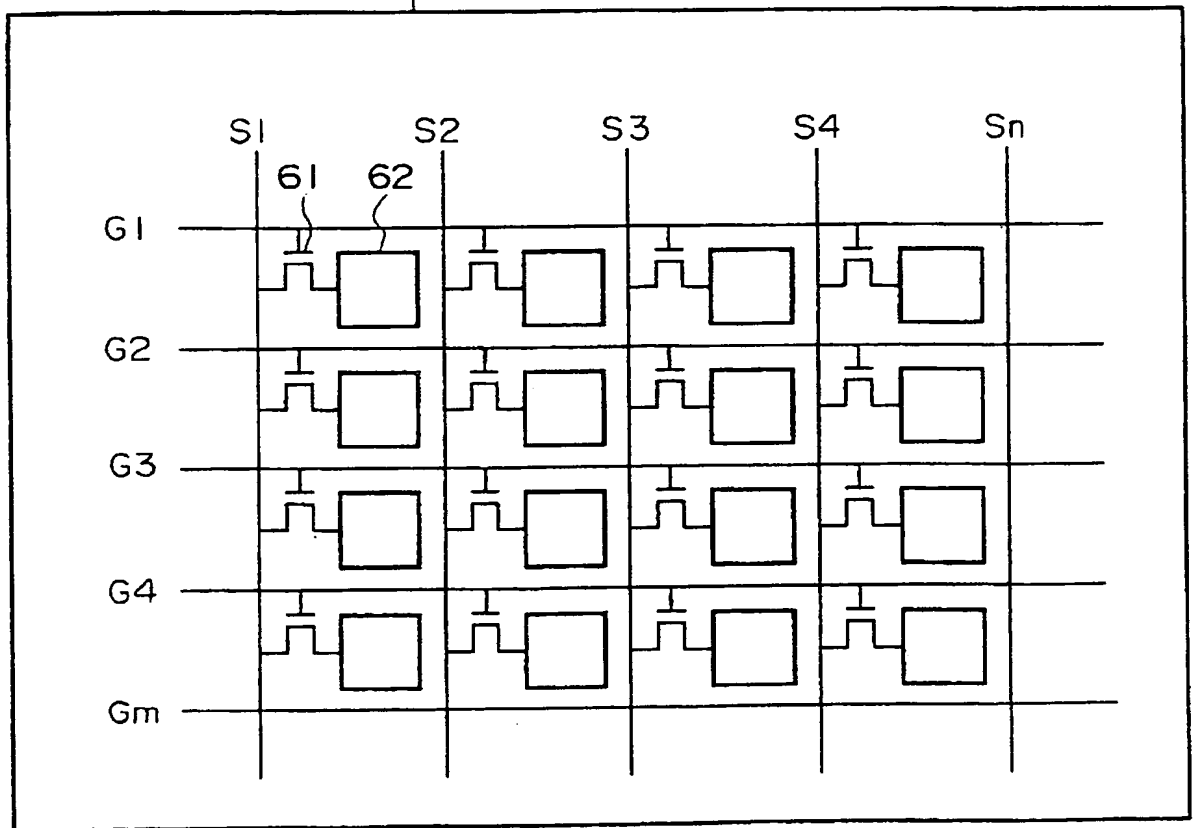


图 17

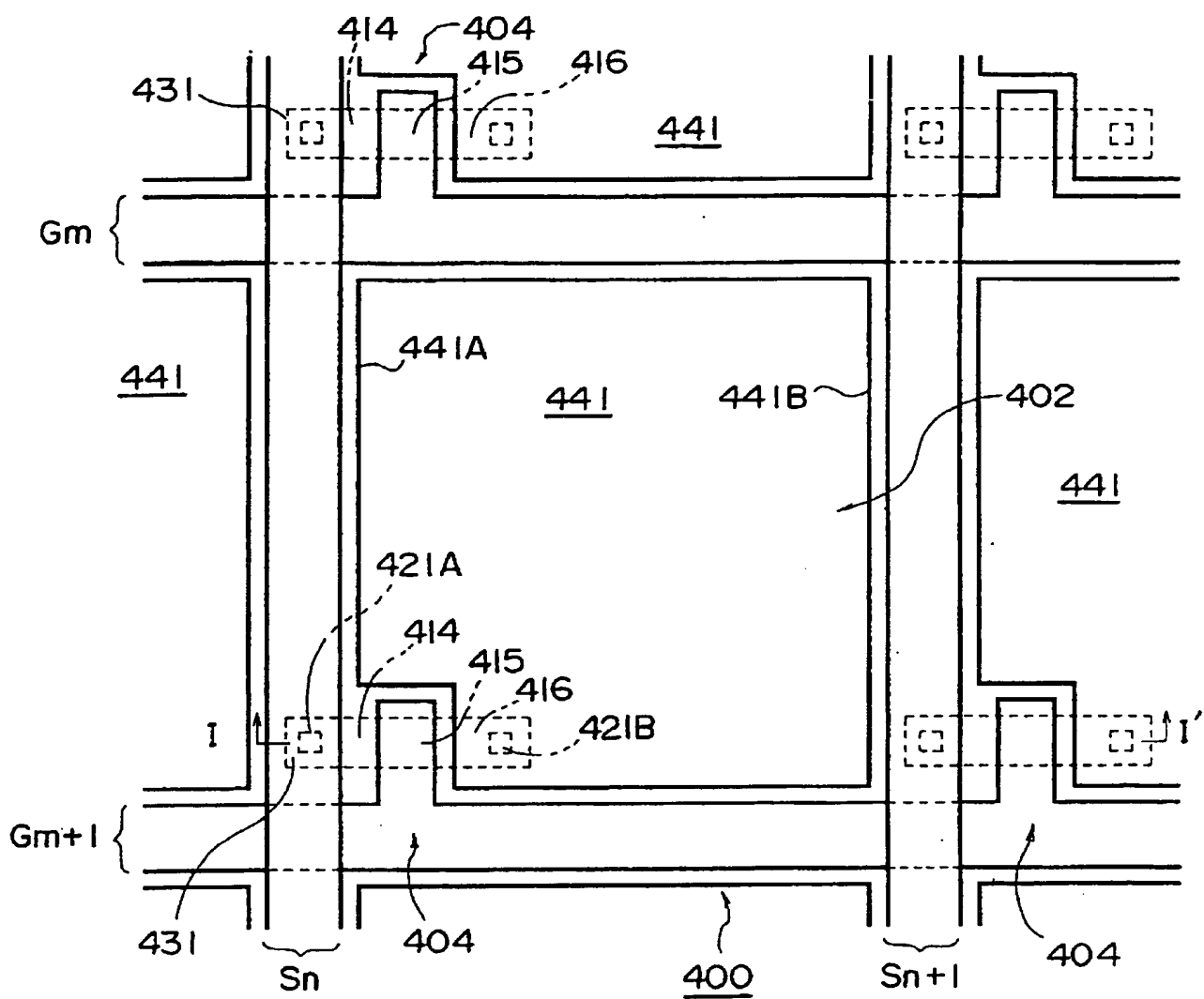


图 18

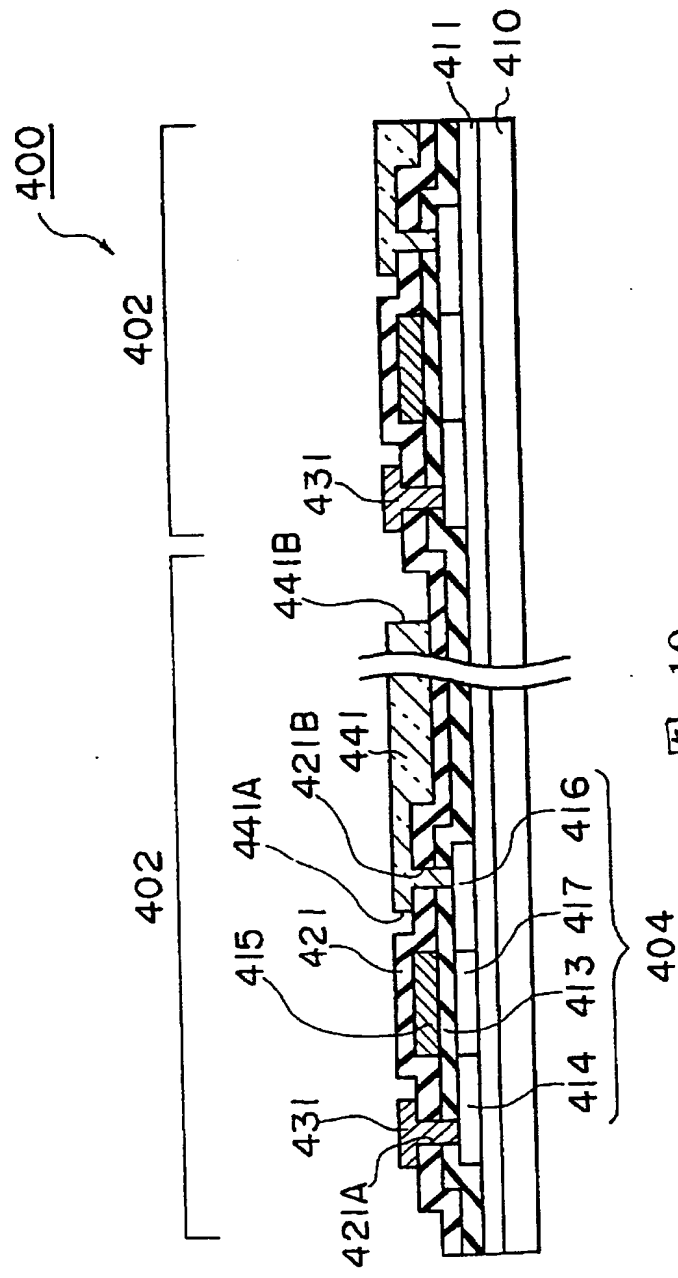
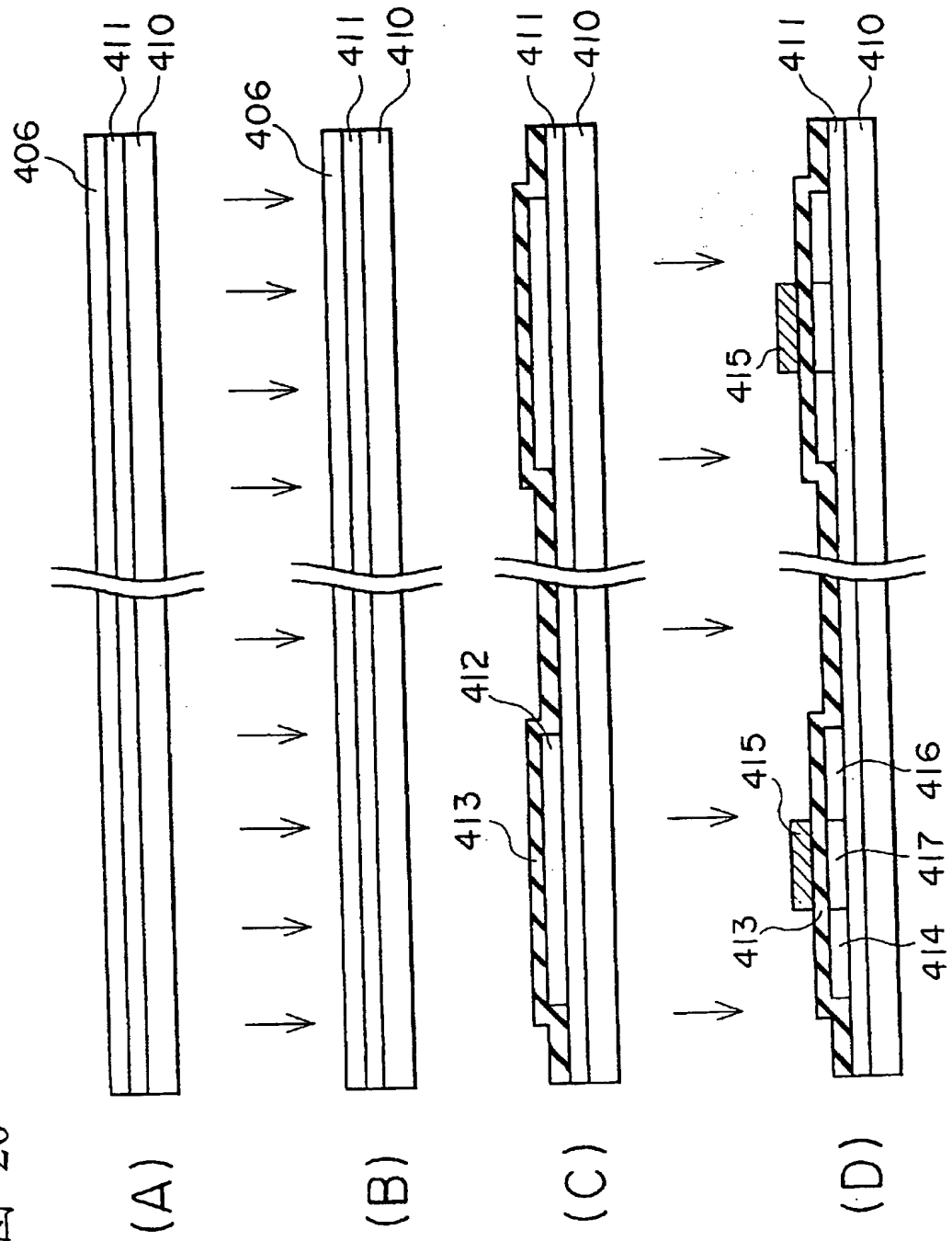
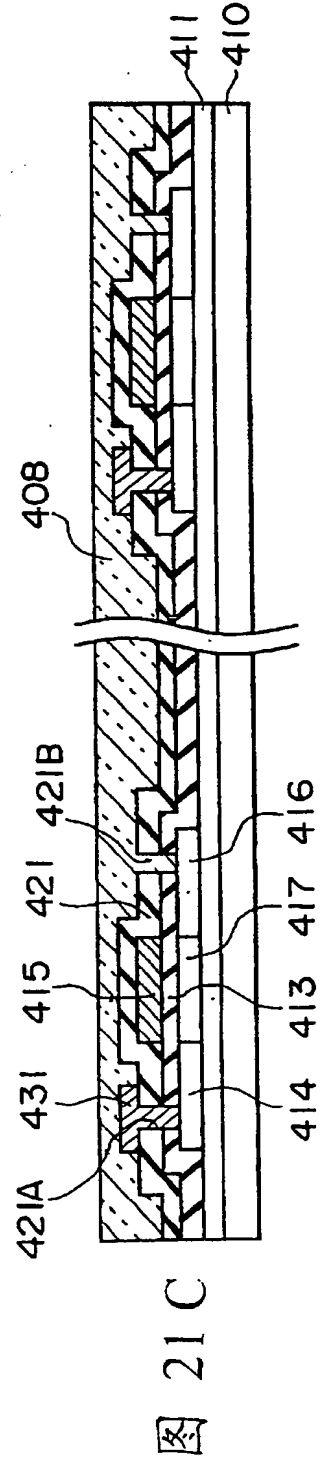
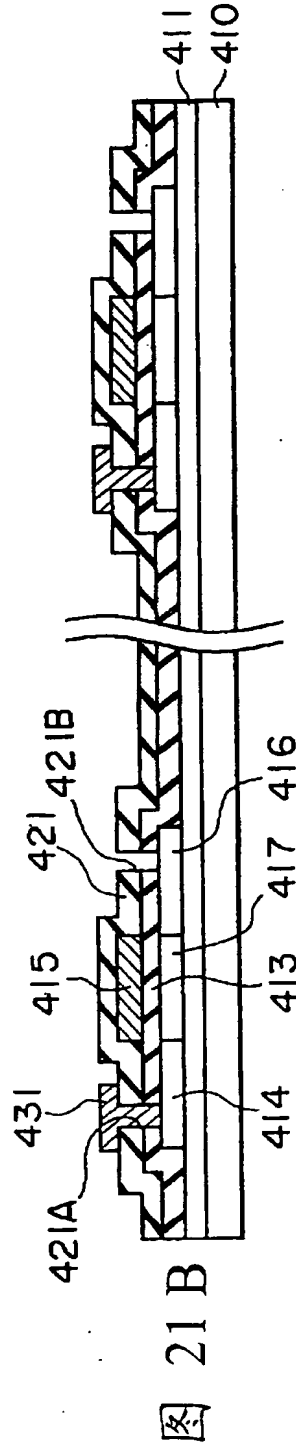
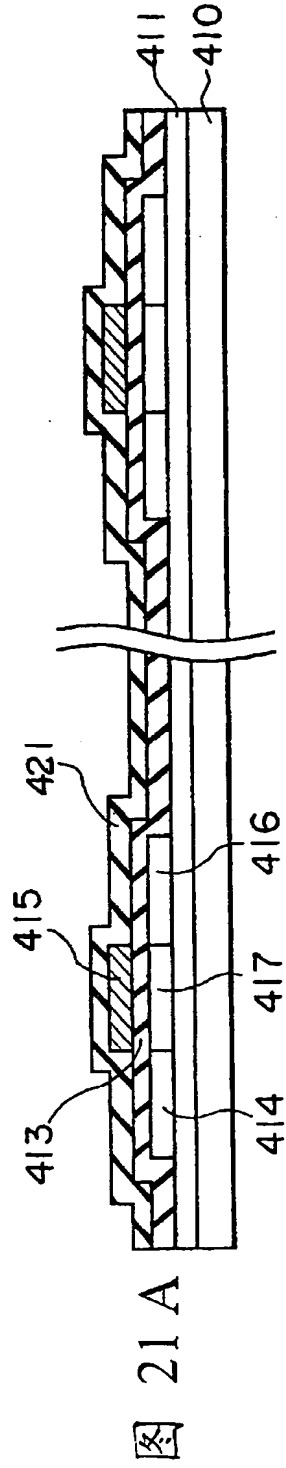


图 19

图 20







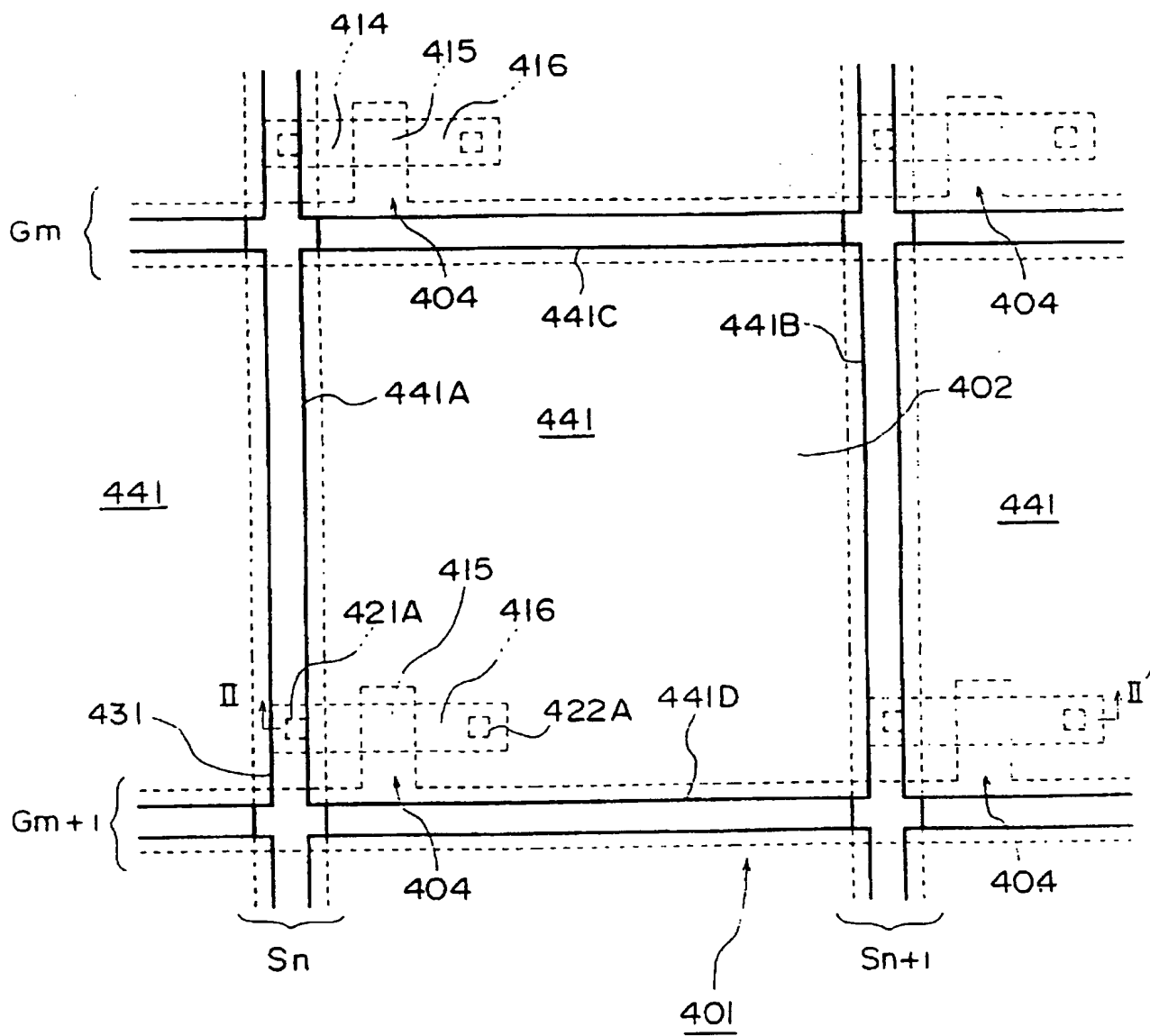


图 22

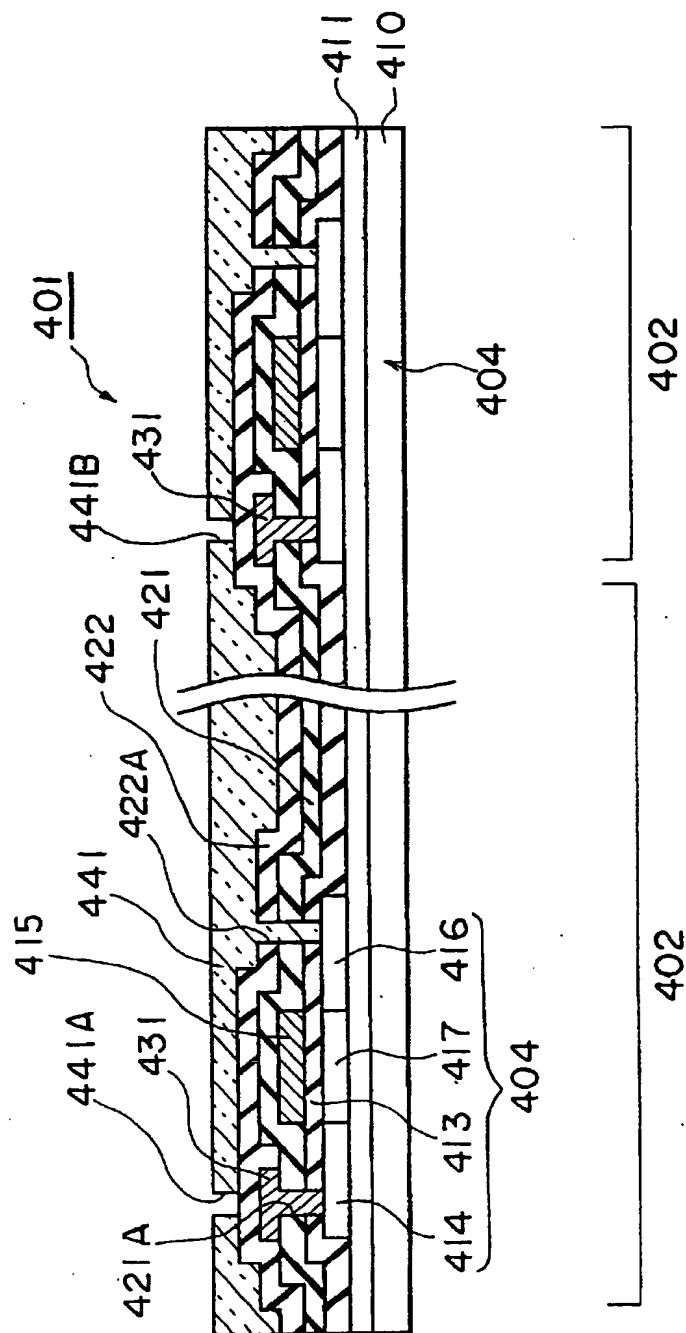


图 23

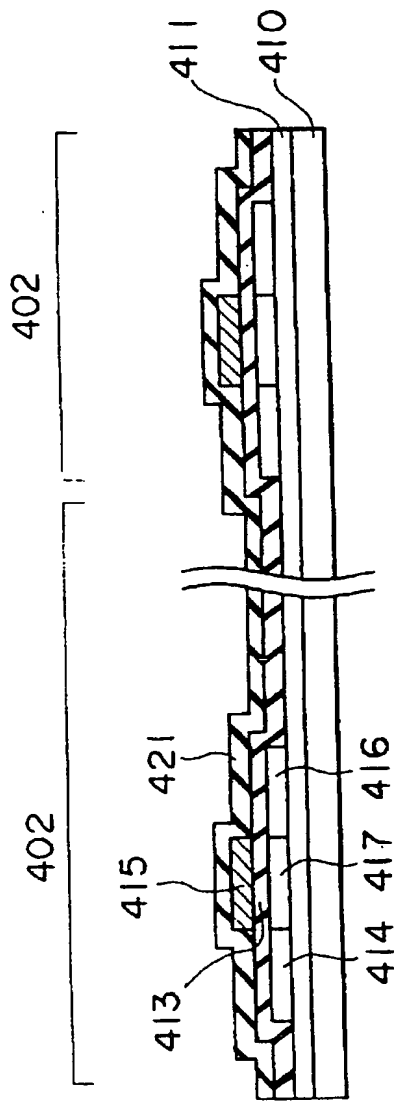


图 24 A

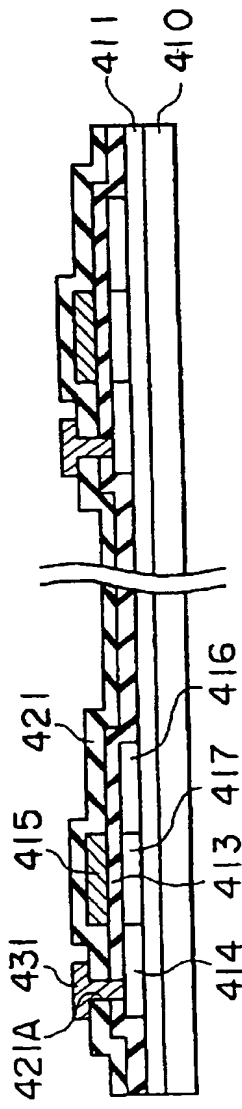


图 24 B

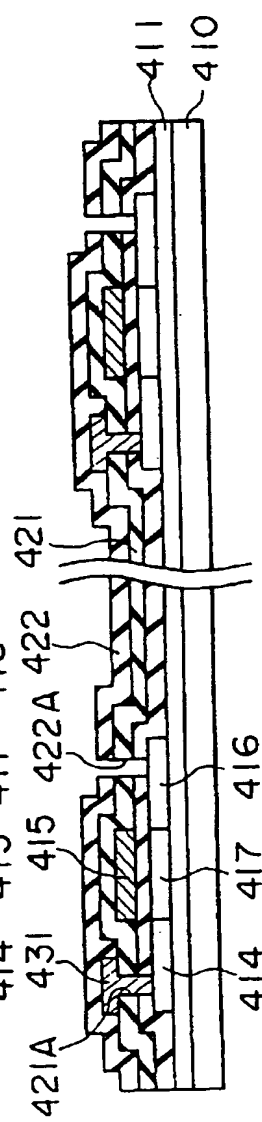


图 24 C

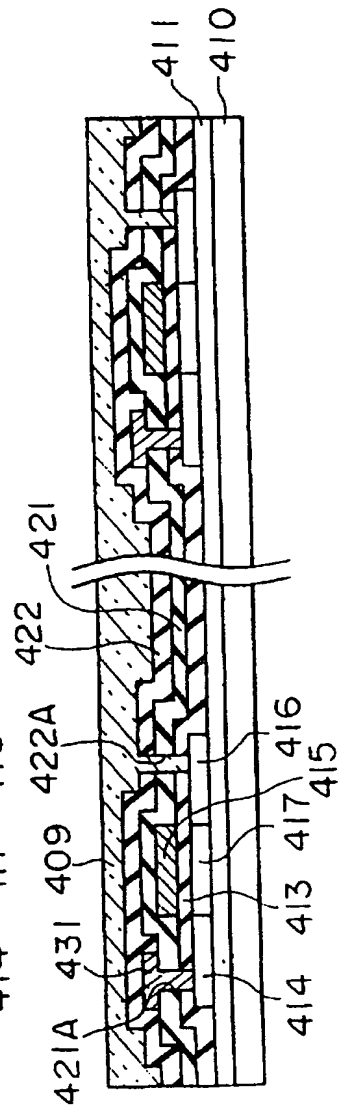


图 24 D

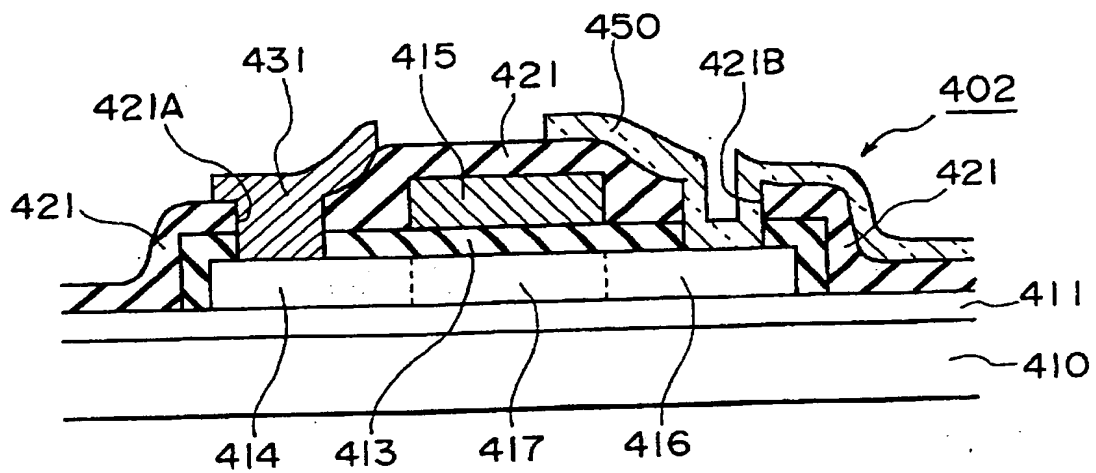


图 25 A

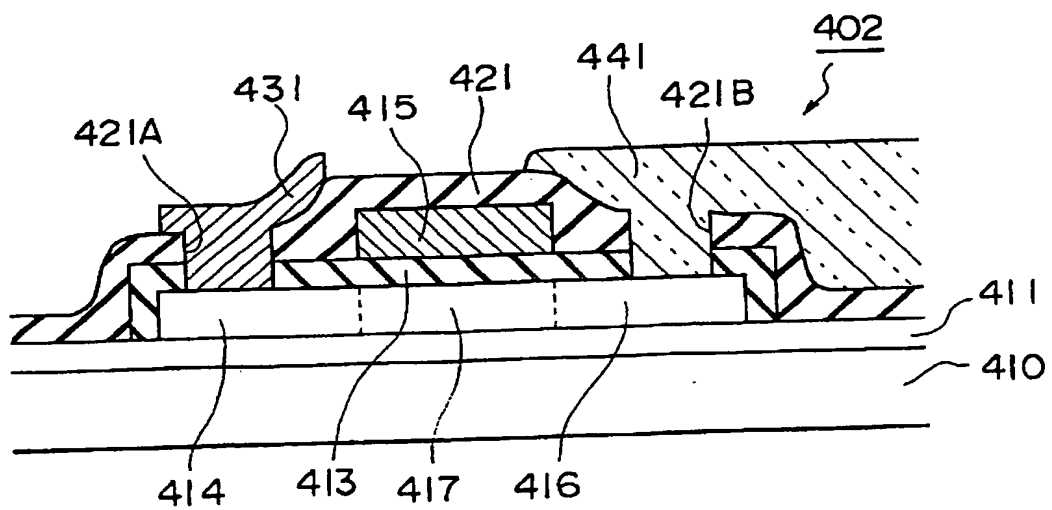


图 25 B

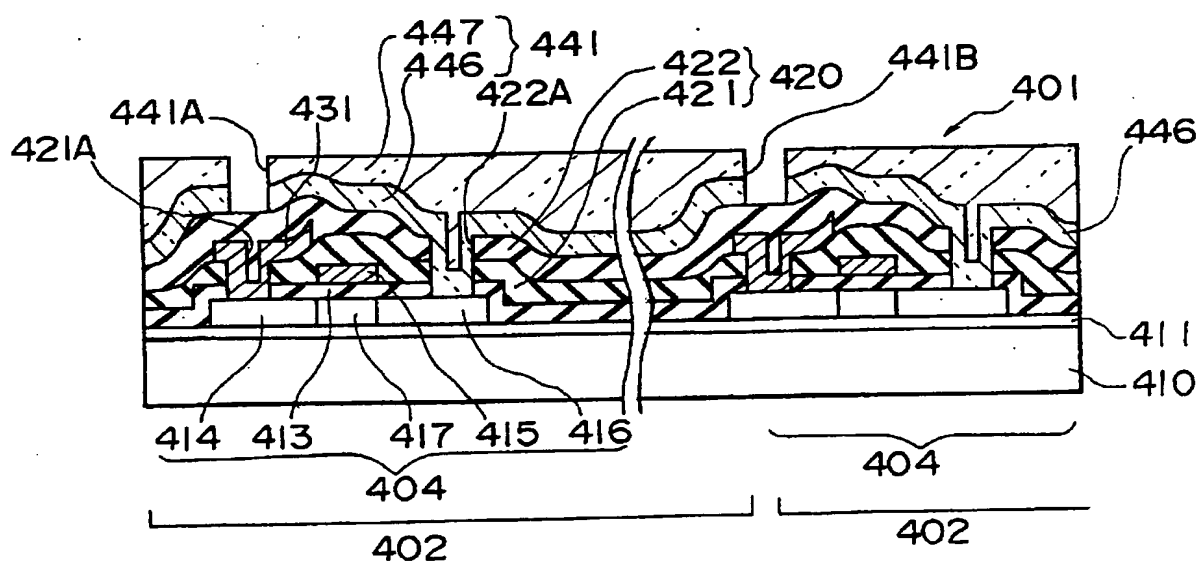


图 26

图 27 A

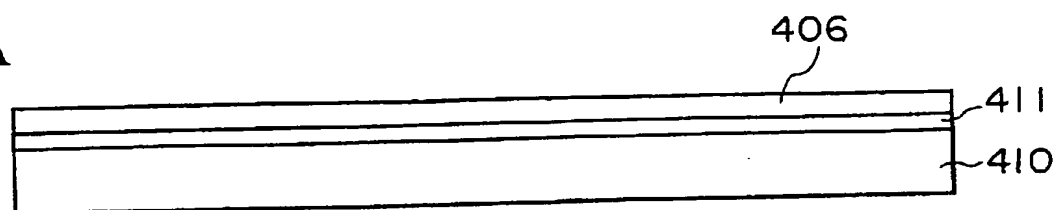


图 27 B

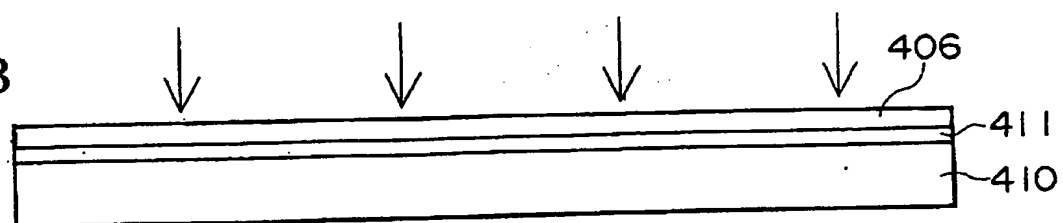


图 27 C

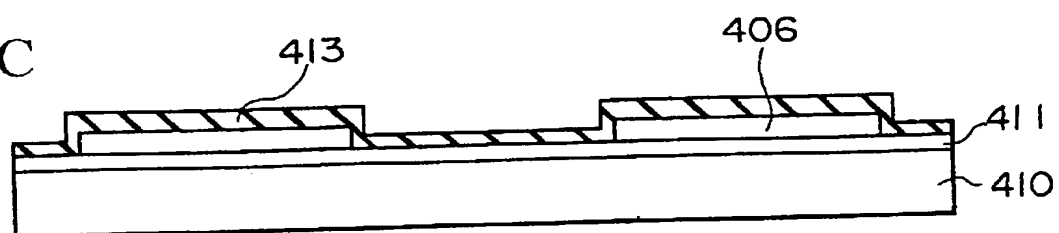


图 27 D

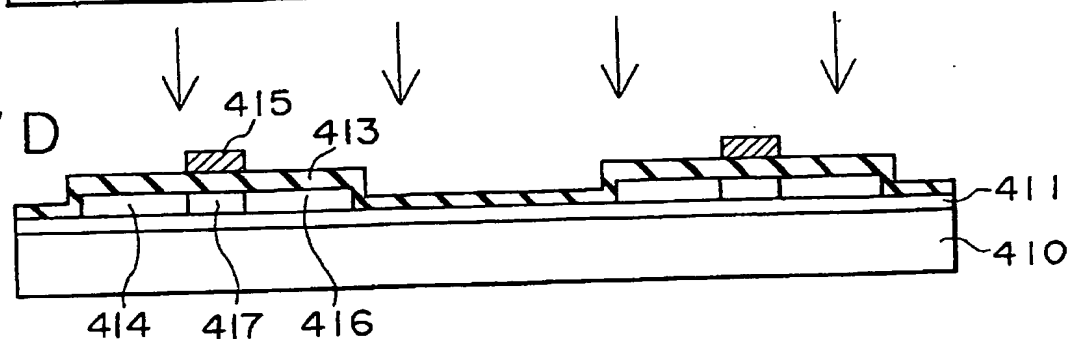
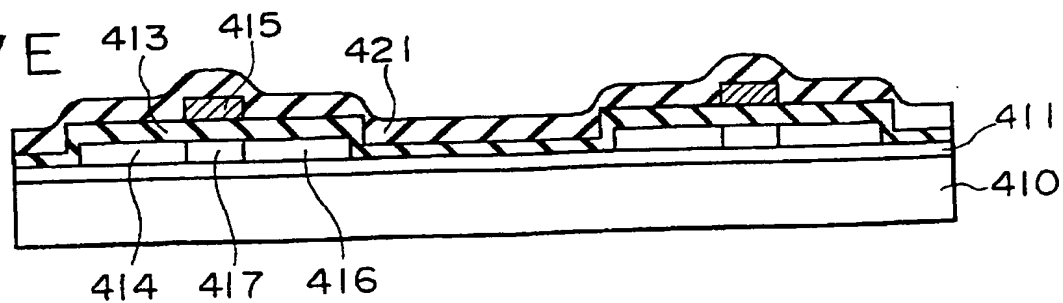
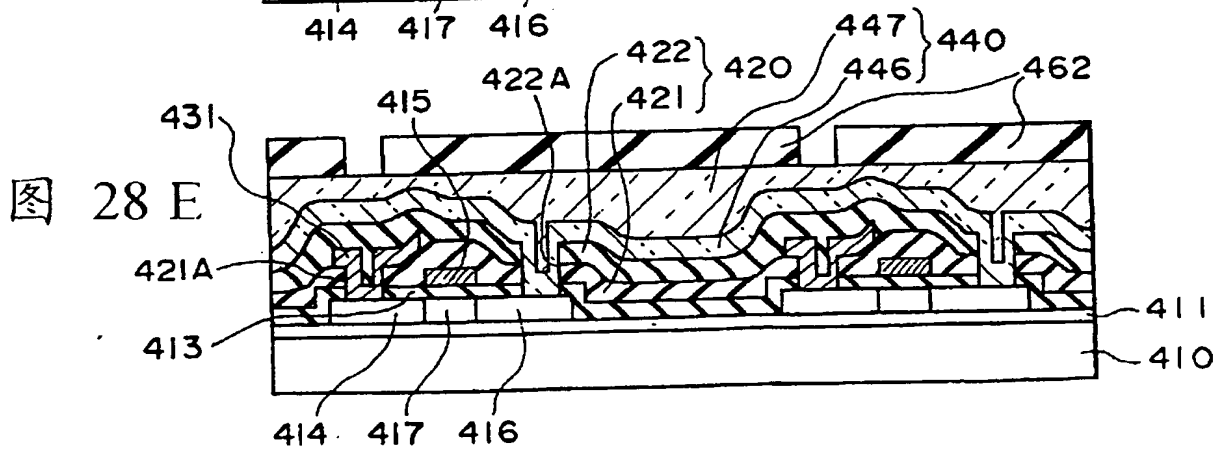
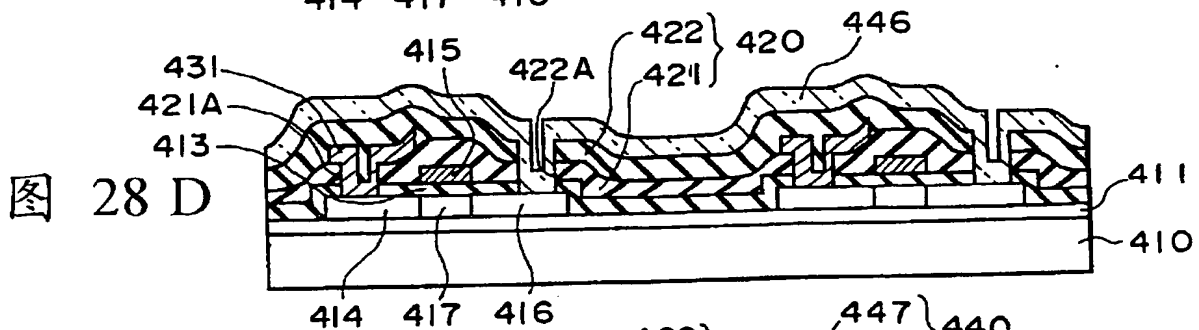
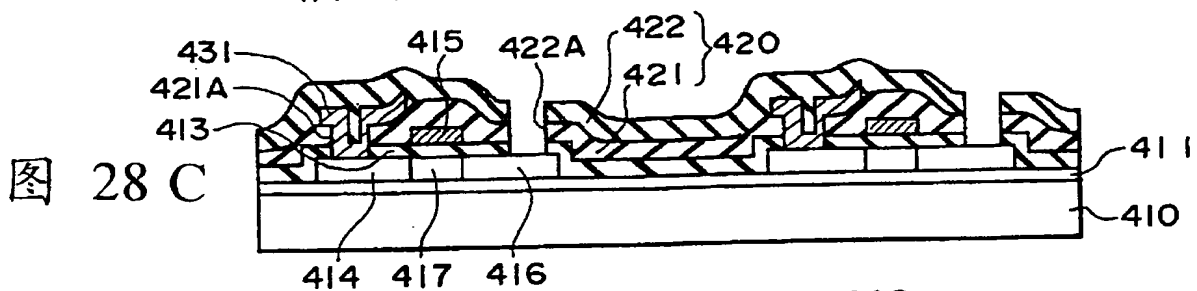
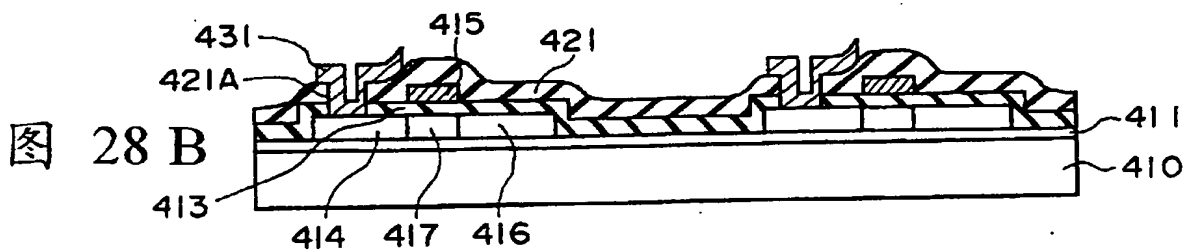
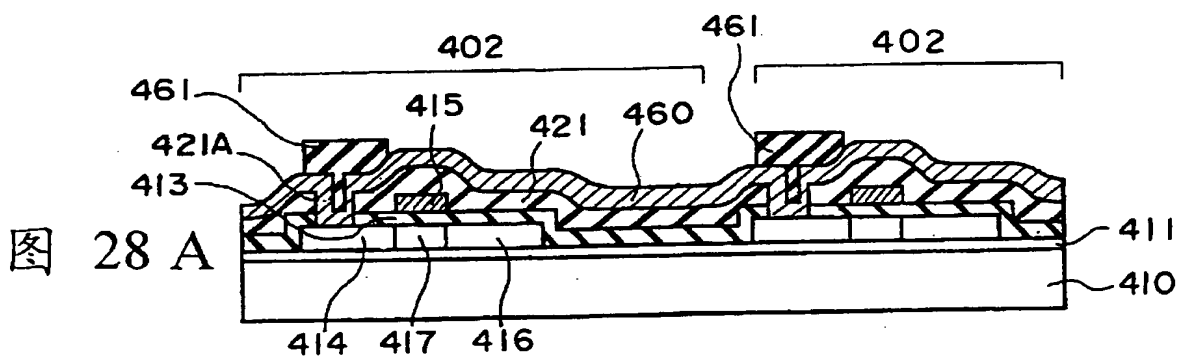


图 27 E







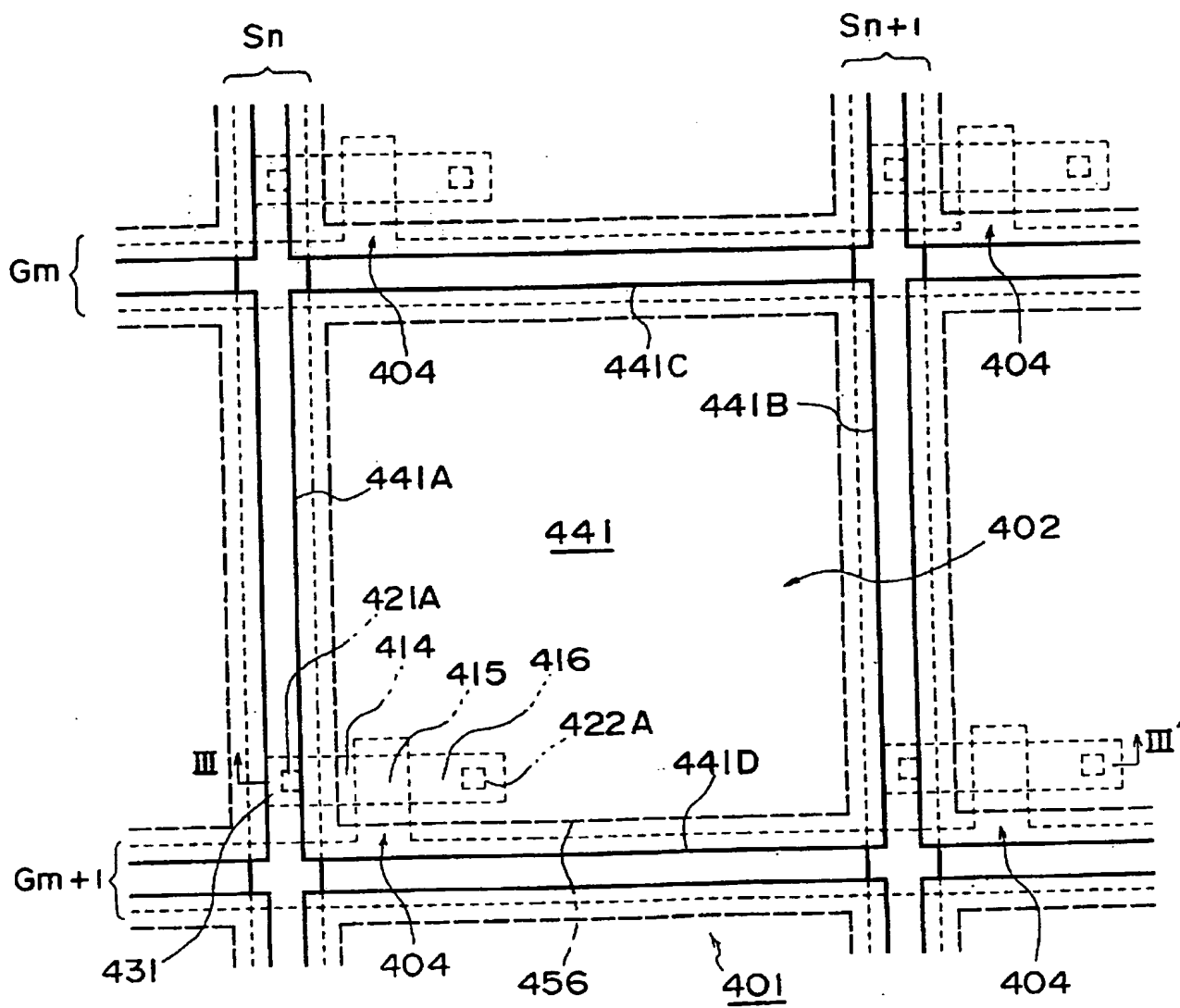


图 29

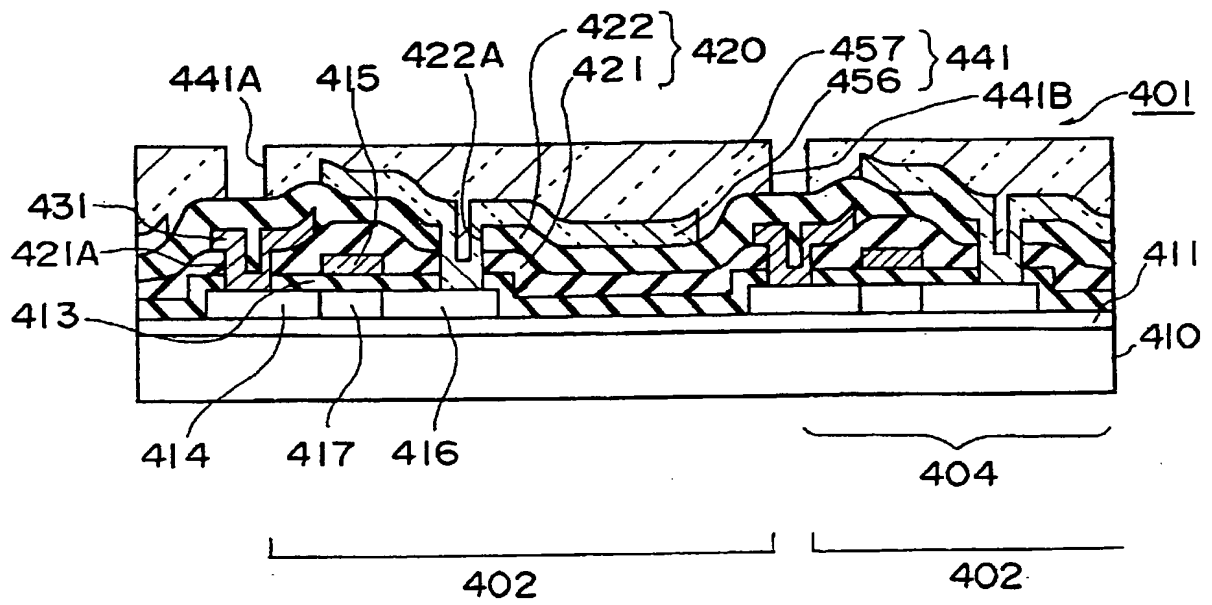


图 30

图 31 A

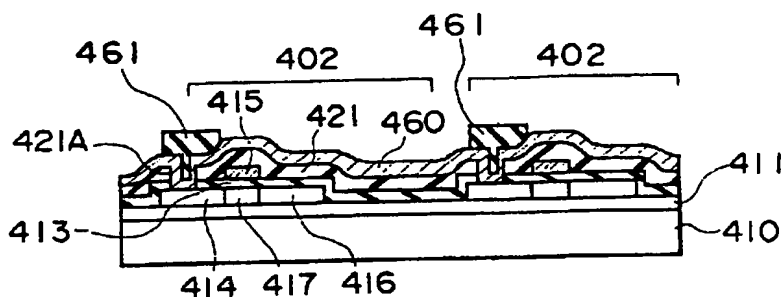


图 31 B

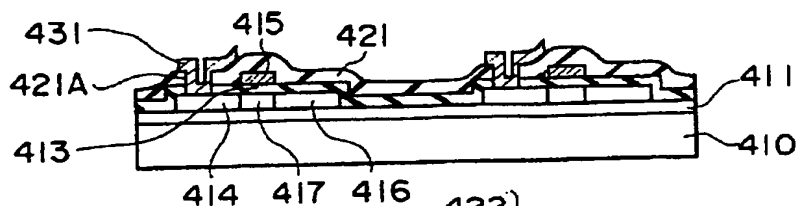


图 31 C

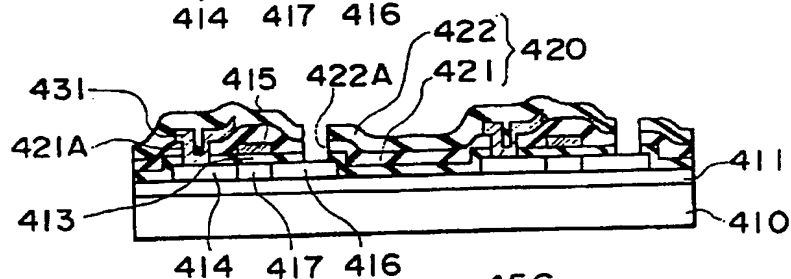


图 31 D

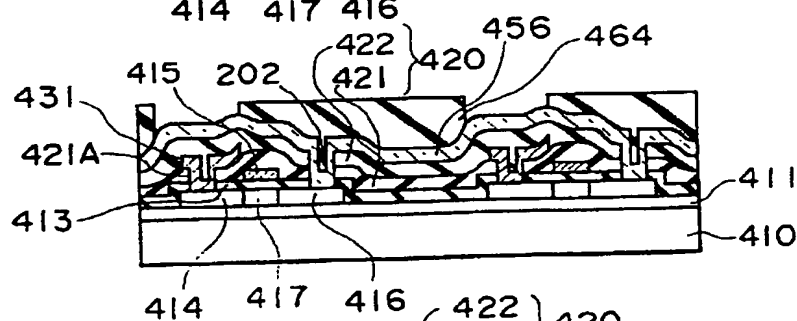


图 31 E

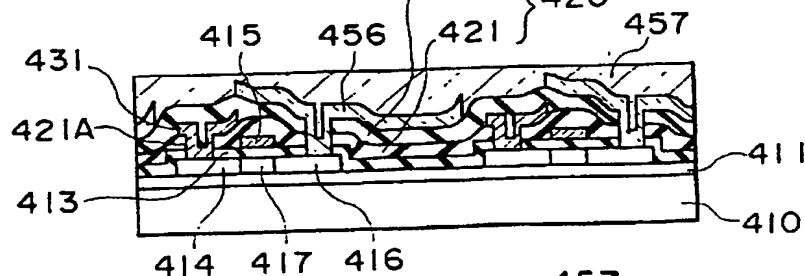
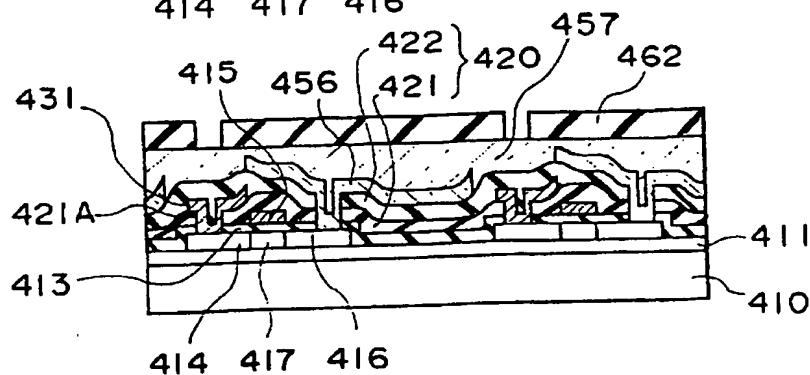


图 31 F



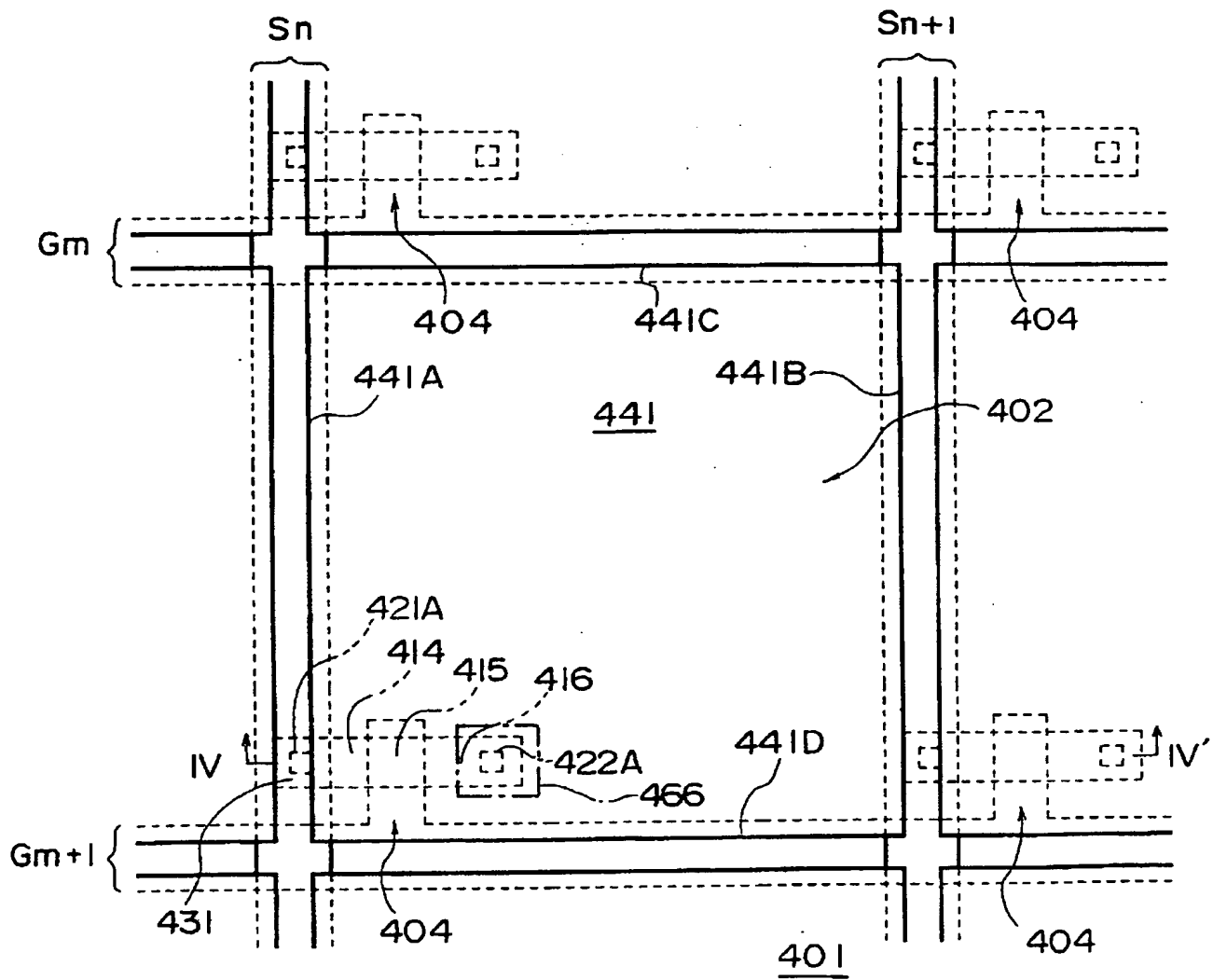


图 32

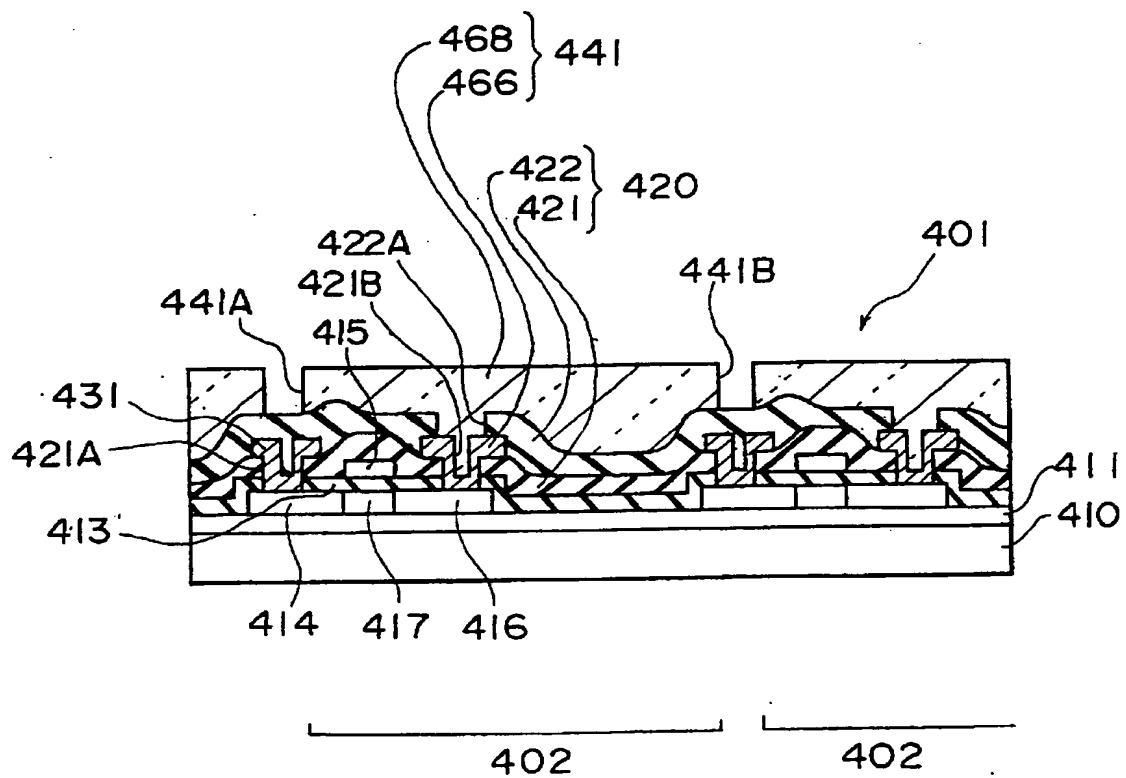
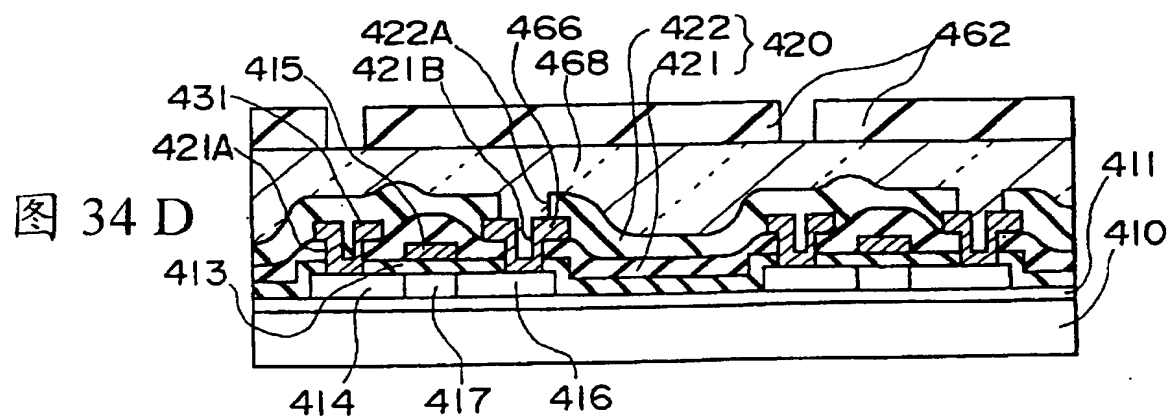
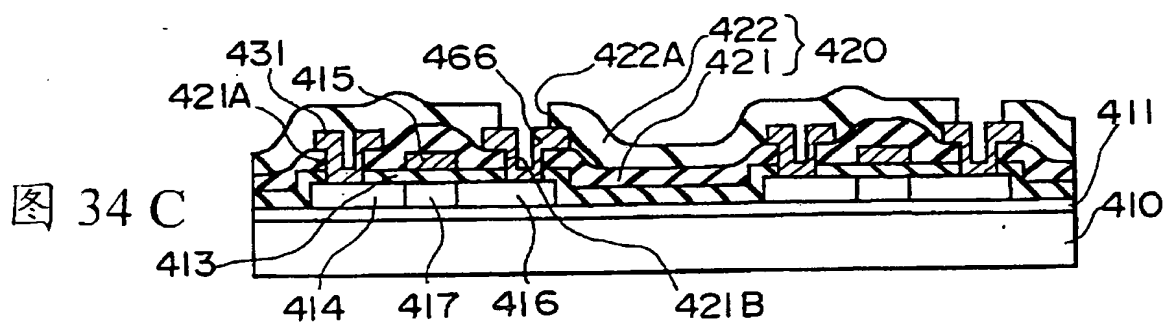
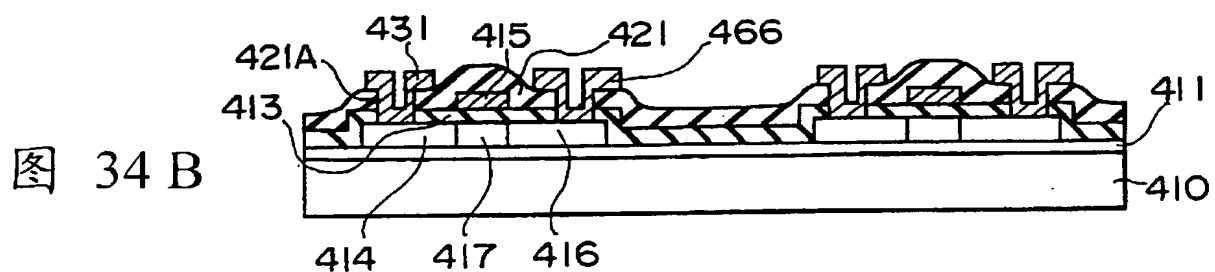
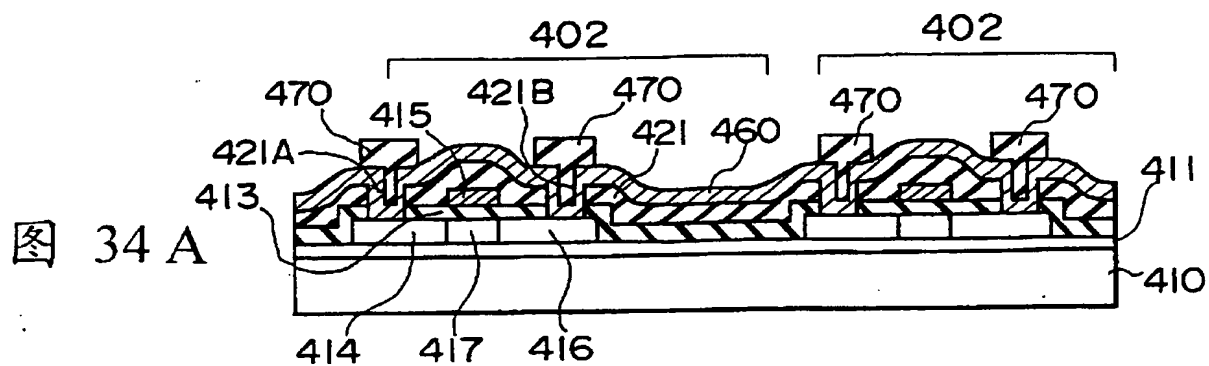


图 33





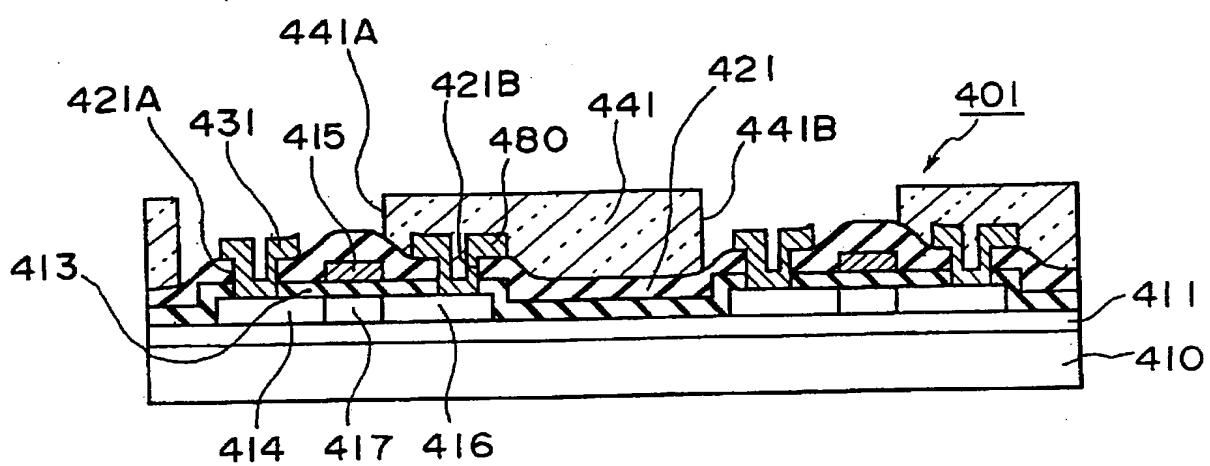
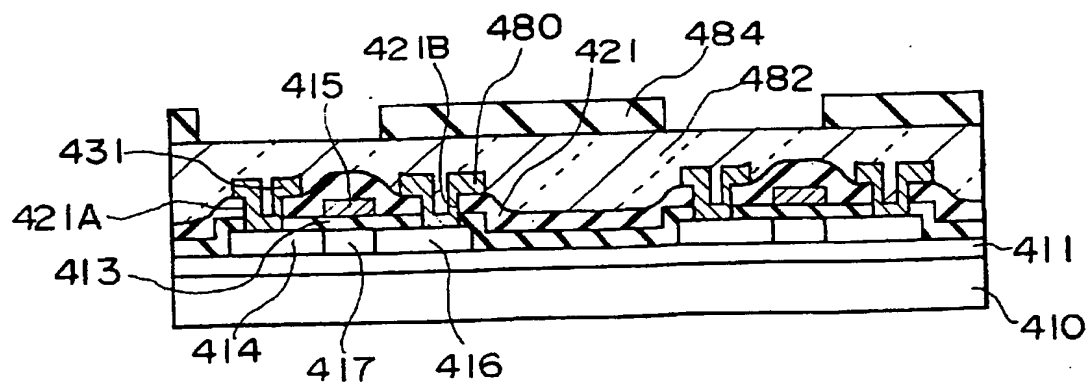
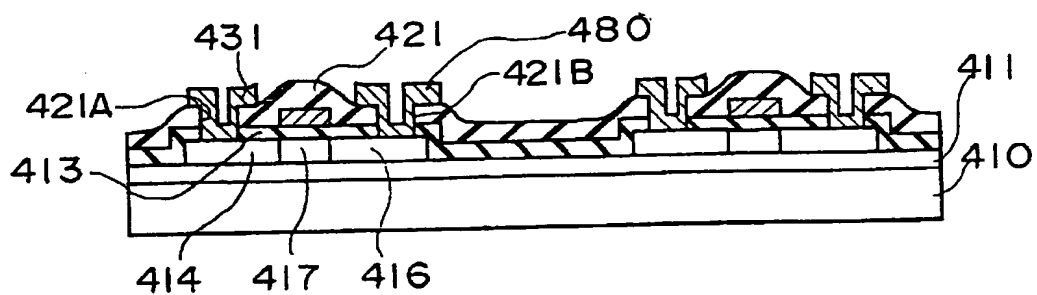
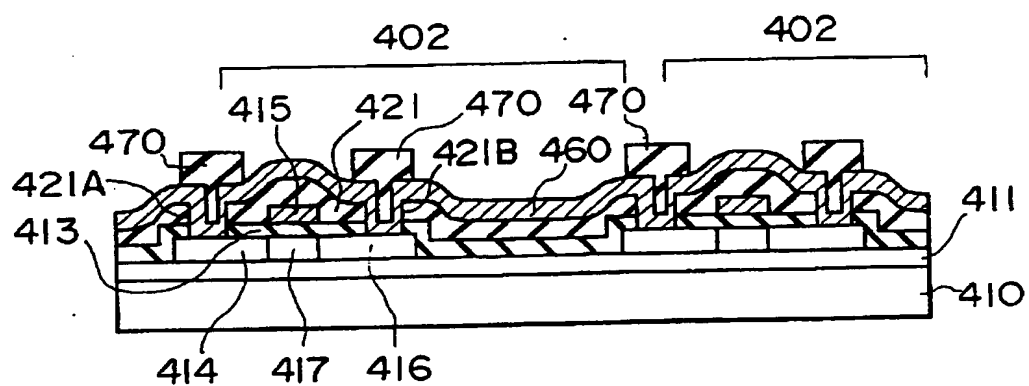


图 36





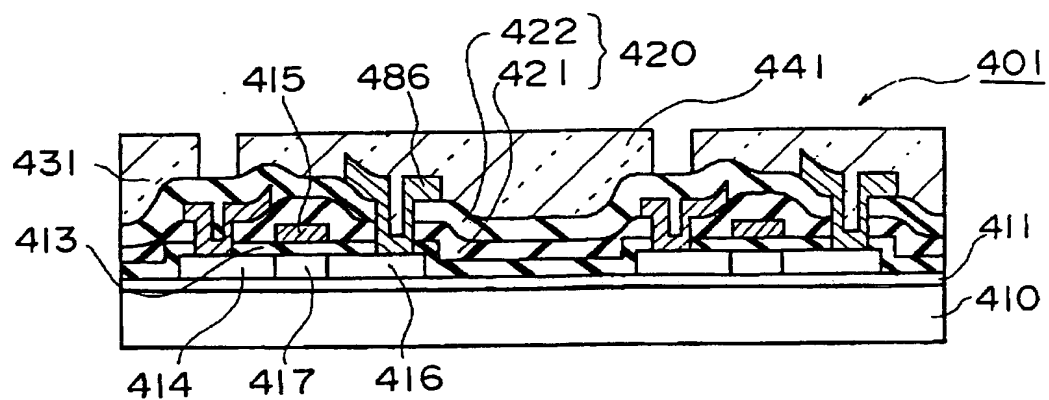


图 38 A

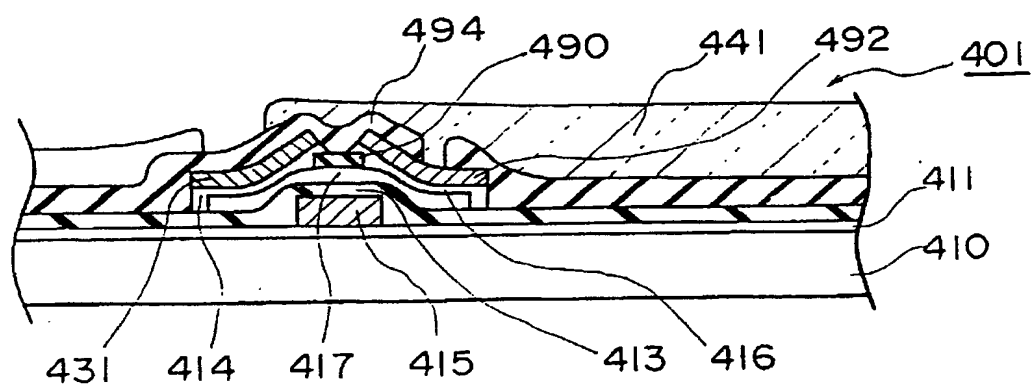


图 38 B

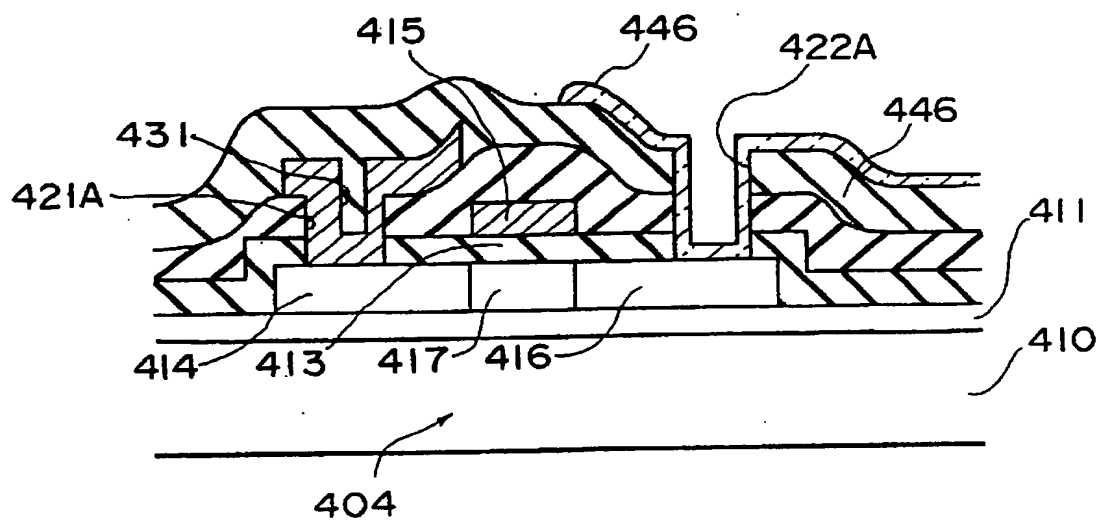


图 39 A

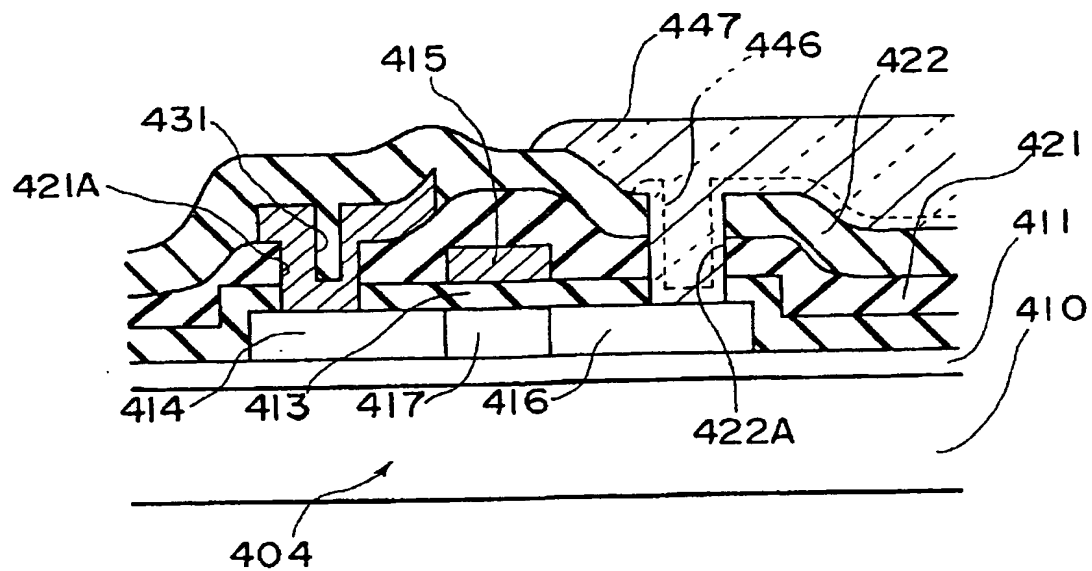


图 39 B

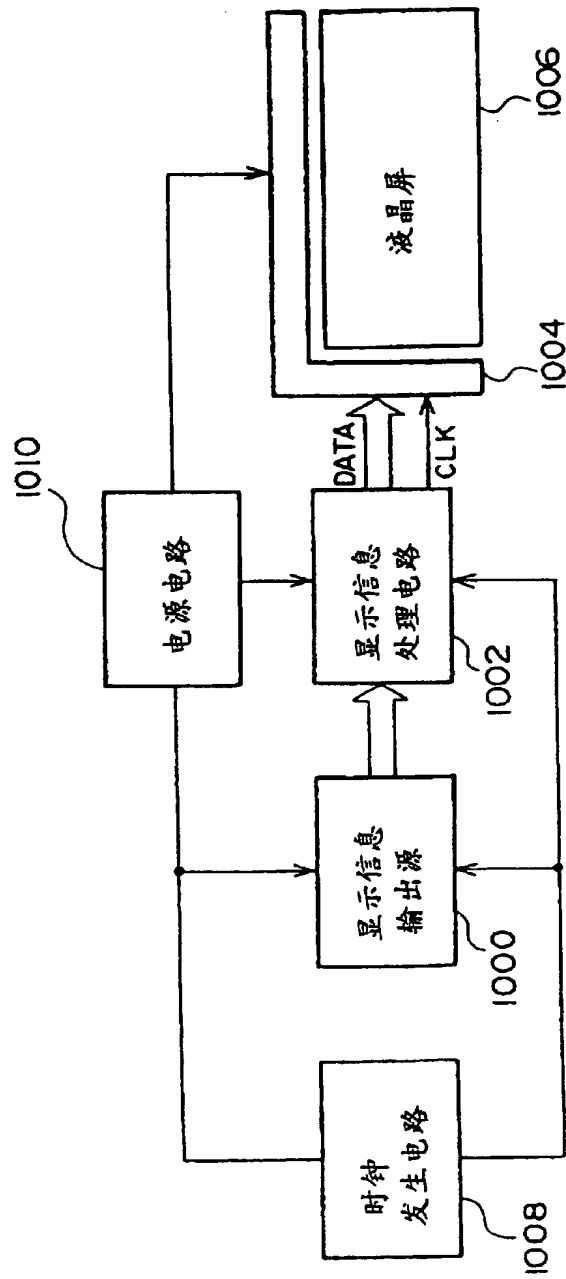


图 40

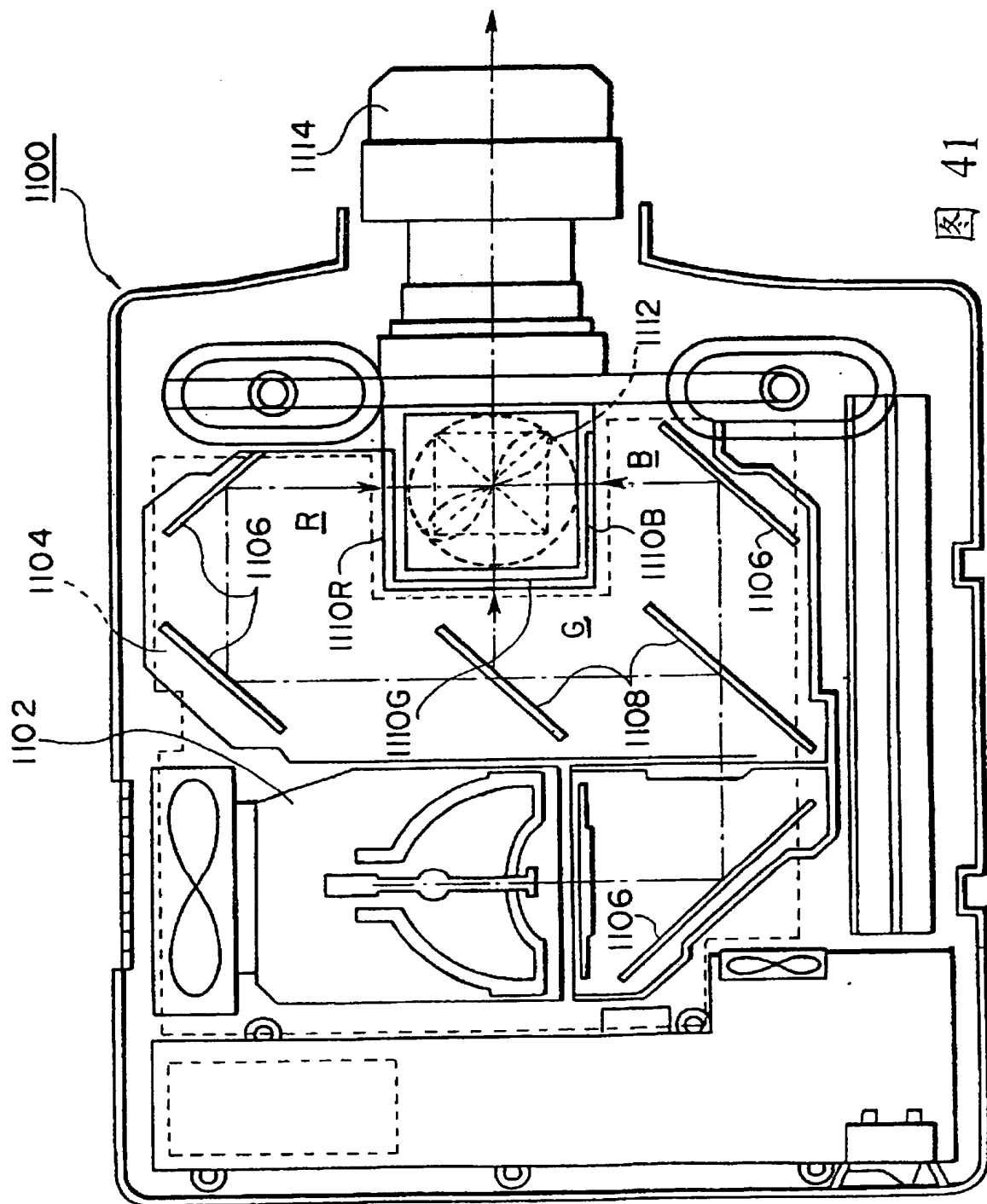


图 41

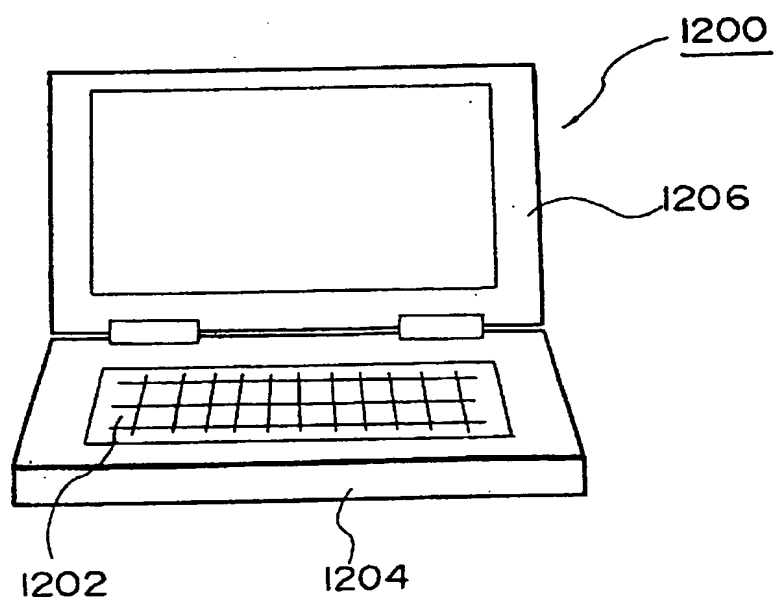


图 42

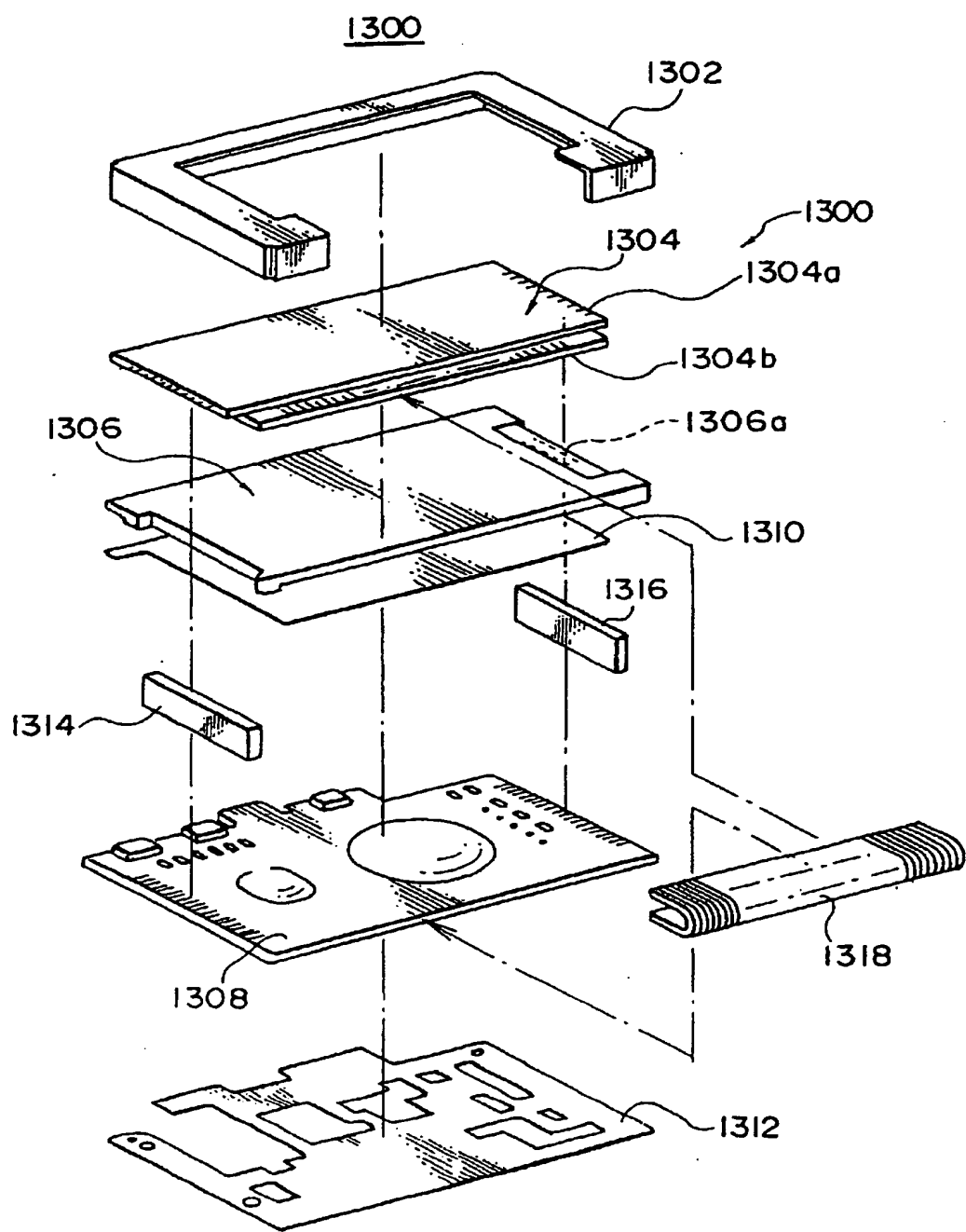


图 43

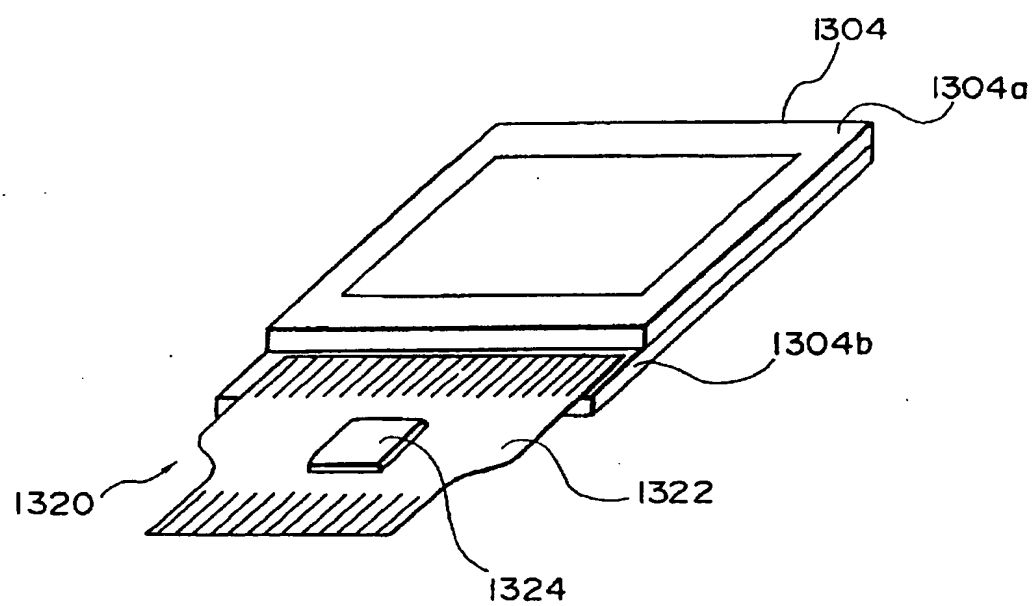


图 44